

# PATENT COOPERATION TREATY

EO/US  
PCT/JP00/06009

## PCT

### NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Commissioner  
US Department of Commerce  
United States Patent and Trademark  
Office, PCT  
2011 South Clark Place Room  
CP2/5C24  
Arlington, VA 22202  
ETATS-UNIS D'AMERIQUE  
in its capacity as elected Office

Date of mailing: <div style="text-align: center;">15 March 2001 (15.03.01)</div>	Applicant's or agent's file reference: <div style="text-align: center;">339900395971</div>
International application No.: <div style="text-align: center;">PCT/JP00/06009</div>	Priority date: <div style="text-align: center;">07 September 1999 (07.09.99)</div>
International filing date: <div style="text-align: center;">05 September 2000 (05.09.00)</div>	
Applicant: <div style="text-align: center;">ONO, Kikuo et al</div>	

1. The designated Office is hereby notified of its election made:

☒ in the demand filed with the International preliminary Examining Authority on:  

05 September 2000 (05.09.00)

☐ in a notice effecting later election filed with the International Bureau on:  

\_\_\_\_\_

2. The election ☒ was

☐ was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland  Facsimile No.: (41-22) 740.14.35	Authorized officer:  <div style="text-align: center;">J. Zahra</div> Telephone No.: (41-22) 338.83.38
---	---





P C T

## 国際調査報告

(法8条、法施行規則第40、41条)  
〔PCT18条、PCT規則43、44〕

出願人又は代理人 の書類記号	3 3 9 9 0 0 3 9 5 9 7 1	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220) 及び下記5を参照すること。	
国際出願番号 PCT/J P 0 0 / 0 6 0 0 9	国際出願日 (日.月.年) 0 5 . 0 9 . 0 0	優先日 (日.月.年) 0 7 . 0 9 . 9 9	
出願人(氏名又は名称) 株式会社日立製作所			

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 3 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 2 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。





## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.<sup>7</sup> G02F 1/136  
G02F 1/1343

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.<sup>7</sup> G02F 1/136  
G02F 1/1343

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-2000年  
日本国公開実用新案公報 1971-1995年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 10-206866, A (株式会社フロンテック), 7. 8月, 1998 (07.08.98), 第4頁左欄第13行~同頁 右欄第31行, 第7頁左欄第7~18行, 第1図, 第15図, 第1 7図 (ファミリーなし)	1-6, 16 -24, 26 -28, 30 -42, 44 -51, 55
Y	JP, 9-73101, A (株式会社日立製作所), 18.3 月, 1997 (18.03.97), 第3頁右欄第5~21行, 第 6頁右欄第36行~第7頁左欄第15行, 第11頁右欄第19~2 5行, 第12頁左欄第16~20行, 第1図, 第2図, 第20図	1-6, 16 -24, 26 -28, 30 -42, 44

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

- の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日

14.09.00

国際調査報告の発送日

26.09.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

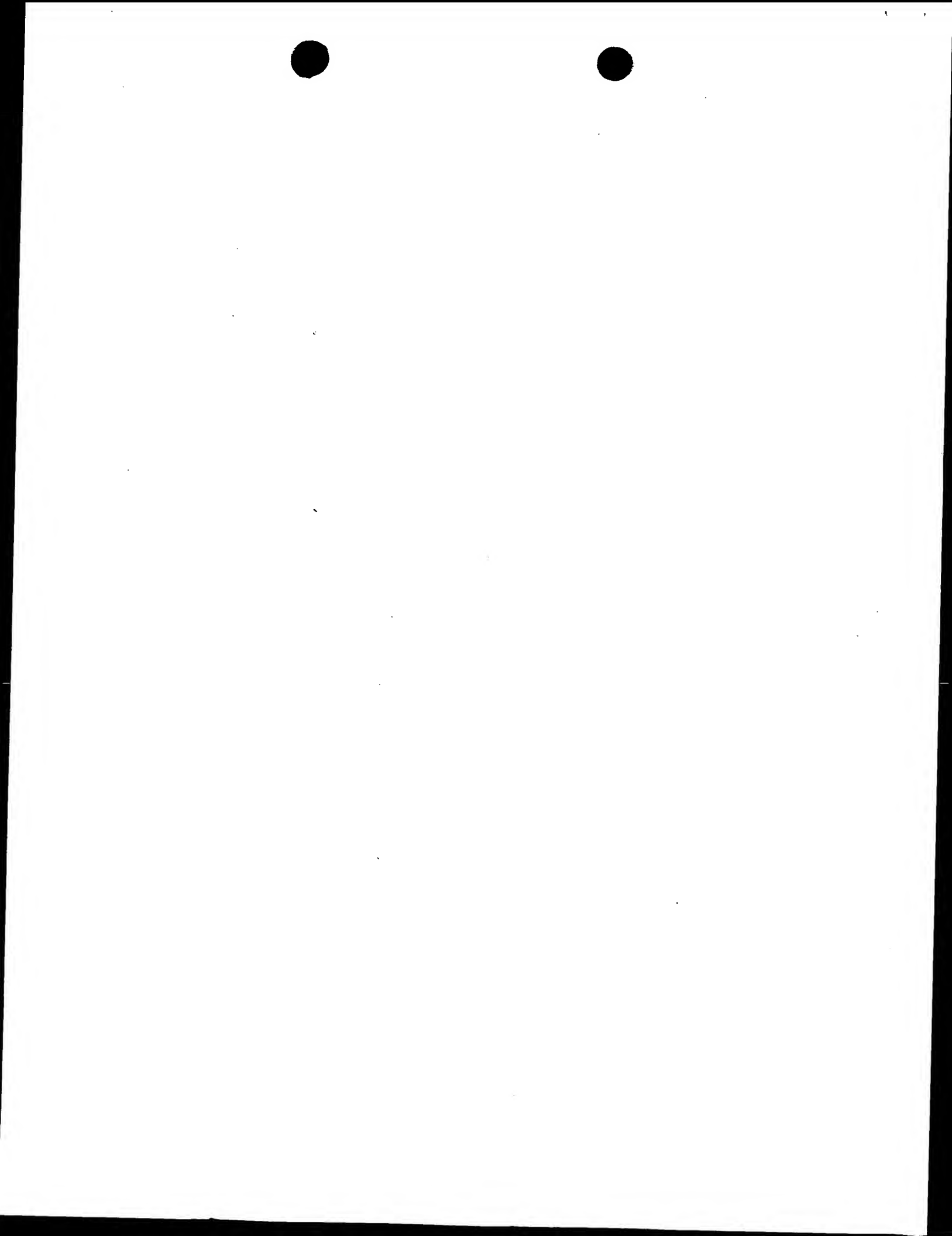
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 公夫

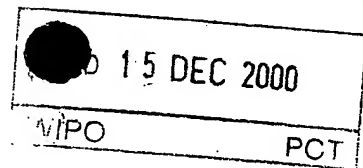
2X 8106

電話番号 03-3581-1101 内線 3293



C (続き) . 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
	(ファミリーなし)	— 51, 55
Y	JP, 9-318972, A (株式会社半導体エネルギー研究所), 12. 12月. 1997 (12. 12. 97), 第9頁左欄第18~26行, 第10頁右欄第41行~第11頁左欄第47行, 第1図 (A) (B) (ファミリーなし)	1-6, 16 — 24, 26 — 28, 30 — 42, 44 — 51, 55
Y	JP, 10-319436, A (株式会社フロンテック), 4. 12月. 1998 (04. 12. 98), 第4頁左欄第47~同頁右欄第27行, 第1図, 第3図 (ファミリーなし)	1-5
Y	JP, 7-36058, A (株式会社日立製作所), 7. 2月. 1995 (07. 02. 95), 第5頁左欄第46行~同頁右欄第21行, 第16図, 第17図, 第18図 (ファミリーなし)	1-5
X	JP, 4-153623, A (富士ゼロックス株式会社), 2. 7. 5月. 1992 (27. 05. 92), 第2頁左下欄第1行~同頁右下欄第20行, 第1図 (ファミリーなし)	13, 14
Y	JP, 9-311334, A (大林精工株式会社), 2. 12月. 1997 (02. 12. 97), 第3頁左欄第45行~同頁右欄第10行, 第3図, 第4図 (ファミリーなし)	18-20, 31, 44- 51, 55
Y	US, 5745207, A (Matsushita Electric Industrial Co. LTD.), 28. 4月. 1998 (28. 04. 98), 第5欄第5~13行, 第6欄第1~24行, 第7欄第11~27行, 第2図, 第4図 & JP, 10-148826, A	31, 32, 44-51, 55
Y	JP, 10-3092, A (大林精工株式会社), 6. 1月. 1998 (06. 01. 98), 第5頁右欄第5~28行, 第19図, 第20図 (ファミリーなし)	31, 32, 44-51, 55
Y	JP, 11-30784, A (株式会社日立製作所), 2. 2月. 1999 (02. 02. 99), 第4頁左欄第1行~同頁右欄第9行, 第1図 (ファミリーなし)	31, 32, 44-51, 55
Y	JP, 9-258269, A (株式会社日立製作所), 3. 10月. 1997 (03. 10. 97), 第2頁右欄第31~41行, 第1図 (ファミリーなし)	31, 44- 51
Y	JP, 10-268321, A (株式会社東芝), 9. 10月. 1998 (09. 10. 98), 第5頁左欄第11行~第6頁左欄第20行, 第6図, 第7図, 第8図 (ファミリーなし)	36-42





## 国際予備審査報告

(法第12条、法施行規則第56条)  
[PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 339900395971	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。	
国際出願番号 PCT/JP00/06009	国際出願日 (日.月.年) 05.09.00	優先日 (日.月.年) 07.09.99
国際特許分類(IPC)	Int. Cl. <sup>7</sup> G02F 1/136 G02F 1/1343	
出願人(氏名又は名称) 株式会社日立製作所		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。

2. この国際予備審査報告は、この表紙を含めて全部で 4 ページからなる。

☐ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。  
(PCT規則70.16及びPCT実施細則第607号参照)  
この附属書類は、全部で ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 05.09.00	国際予備審査報告を作成した日 29.11.00	
名称及びあて先 日本国特許庁(IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官(権限のある職員) 吉 野 公 夫	2X 8106
電話番号 03-3581-1101 内線 3293		



## I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に  
応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。  
PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- |                                     |         |        |                      |
|-------------------------------------|---------|--------|----------------------|
| <input type="checkbox"/> 明細書        | 第 _____ | ページ、   | 出願時に提出されたもの          |
| <input type="checkbox"/> 明細書        | 第 _____ | ページ、   | 国際予備審査の請求書と共に提出されたもの |
| <input type="checkbox"/> 明細書        | 第 _____ | ページ、   | 付の書簡と共に提出されたもの       |
| <input type="checkbox"/> 請求の範囲      | 第 _____ | 項、     | 出願時に提出されたもの          |
| <input type="checkbox"/> 請求の範囲      | 第 _____ | 項、     | PCT19条の規定に基づき補正されたもの |
| <input type="checkbox"/> 請求の範囲      | 第 _____ | 項、     | 国際予備審査の請求書と共に提出されたもの |
| <input type="checkbox"/> 請求の範囲      | 第 _____ | 項、     | 付の書簡と共に提出されたもの       |
| <input type="checkbox"/> 図面         | 第 _____ | ページ/図、 | 出願時に提出されたもの          |
| <input type="checkbox"/> 図面         | 第 _____ | ページ/図、 | 国際予備審査の請求書と共に提出されたもの |
| <input type="checkbox"/> 図面         | 第 _____ | ページ/図、 | 付の書簡と共に提出されたもの       |
| <input type="checkbox"/> 明細書の配列表の部分 | 第 _____ | ページ、   | 出願時に提出されたもの          |
| <input type="checkbox"/> 明細書の配列表の部分 | 第 _____ | ページ、   | 国際予備審査の請求書と共に提出されたもの |
| <input type="checkbox"/> 明細書の配列表の部分 | 第 _____ | ページ、   | 付の書簡と共に提出されたもの       |

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である \_\_\_\_\_ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語  
☐ PCT規則48.3(b)にいう国際公開の言語  
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表  
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表  
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表  
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった  
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 \_\_\_\_\_ ページ  
☐ 請求の範囲 第 \_\_\_\_\_ 項  
☐ 図面 図面の第 \_\_\_\_\_ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならない、本報告に添付する。)





V. 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-55	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	7-12, 15, 25, 27, 29, 43, 52-54	有
	請求の範囲	1-6, 13, 14, 16-24, 26, 28, 30-42, 44-51, 55	無
産業上の利用可能性 (IA)	請求の範囲	1-55	有
	請求の範囲		無

2. 文献及び説明 (PCT規則70.7)

文献1: JP, 10-206866, A (株式会社フロンテック), 7. 8月. 1998 (07. 08. 98), 第4頁左欄第13行~同頁右欄第31行, 第7頁左欄第7~18行, 第1図, 第15図, 第17図 (ファミリーなし) には、一方の透明基板上に画素電極54と透明電極からなるコモン電極53を、絶縁層58を介して設けた液晶表示装置が記載されている。

文献2: JP, 9-73101, A (株式会社日立製作所), 18. 3月. 1997 (18. 03. 97), 第3頁右欄第5~21行, 第6頁右欄第36行~第7頁左欄第15行, 第11頁右欄第19~25行, 第12頁左欄第16~20行, 第1図, 第2図, 第20図 (ファミリーなし) には、一方の透明基板上に画素電極と対向電極とを備えた液晶表示装置において、該画素電極と対向電極のいずれかを透明導電膜で構成する液晶表示装置が記載されている。

文献3: JP, 9-318972, A (株式会社半導体エネルギー研究所), 12. 12月. 1997 (12. 12. 97), 第9頁左欄第18~26行, 第10頁右欄第41行~第11頁左欄第47行, 第1図 (A) (B) (ファミリーなし) には、第1の基板上に画素電極及びコモン電極を設けた液晶表示装置において、該コモン電極をブラックマトリクスとしたものが記載されている。

文献4: JP, 10-319436, A (株式会社フロンテック), 4. 12月. 1998 (04. 12. 98), 第4頁左欄第47~同頁右欄第27行, 第1図, 第3図 (ファミリーなし) には、線状のコモン電極53と線状の画素電極54とが互いに平行に配置された液晶表示装置において、両者を第1の隔離層56と第2の隔離層57とで絶縁するものが記載されている。

文献5: JP, 7-36058, A (株式会社日立製作所), 7. 2月. 1995 (07. 02. 95), 第5頁左欄第46行~同頁右欄第21行, 第16図, 第17図, 第18図 (ファミリーなし) には、ドレイン電極14とコモン電極16とを、ゲート絶縁膜20及び下地絶縁膜24とで絶縁する液晶表示装置が記載されている。

文献6: JP, 4-153623, A (富士ゼロックス株式会社), 27. 5月. 1992 (27. 05. 92), 第2頁左下欄第1行~同頁右下欄第20行, 第1図 (ファミリーなし) には、絶縁基板1上に電極2及びバリヤ層3、及びこれらを覆うように絶縁層4を形成し、コンタクト孔6を介して配線材料となるアルミニウムを形成した液晶ディスプレイが記載されている。



補充欄 (いずれかの欄の大きさが足りない場合に使用すること)

## 第 V 欄の続き

文献7: JP, 9-311334, A (大林精工株式会社), 2. 12月. 1997 (02. 12. 97), 第3頁左欄第45行~同頁右欄第10行, 第3図, 第4図 (ファミリーなし) には、画素領域のほぼ中央を走行する共通電極、及び屈曲部を有する画素電極・共通電極を備える液晶表示装置が記載されている。

文献8: US, 5745207, A (Matsushita Electric Industrial Co. LTD.), 28. 4月. 1998 (28. 04. 98), 第5欄第5~13行, 第6欄第1~24行, 第7欄第11~27行, 第2図, 第4図 & JP, 10-148826, A には、基板上に各々屈曲部を有する共通電極・画素電極を設けた液晶表示装置が記載されている。

文献9: JP, 10-3092, A (大林精工株式会社), 6. 1月. 1998 (06. 01. 98), 第5頁右欄第5~28行, 第19図, 第20図 (ファミリーなし) には、基板上に各々屈曲部を有する共通電極・液晶駆動電極を設けた液晶表示装置が記載されている。

文献10: JP, 11-30784, A (株式会社日立製作所), 2. 2月. 1999 (02. 02. 99), 第4頁左欄第1行~同頁右欄第9行, 第1図 (ファミリーなし) には、基板上に各々屈曲部を有する共通電極・画素電極を備えた液晶表示装置が記載されている。

文献11: JP, 9-258269, A (株式会社日立製作所), 3. 10月. 1997 (03. 10. 97), 第2頁右欄第31~41行, 第1図 (ファミリーなし) には、基板上に各々屈曲部を有する共通電極・画素電極を備えた液晶表示装置が記載されている。

文献12: JP, 10-268321, A (株式会社東芝), 9. 10月. 1998 (09. 10. 98), 第5頁左欄第11行~第6頁左欄第20行, 第6図, 第7図, 第8図 (ファミリーなし) には、一方の基板に設けられた保護膜8に他方の基板との間のギャップを保持する突起を一体的に形成した液晶表示素子が記載されている。

そして本願のものは、これらのものを組み合わせることにより、当業者が容易に構成できる程度のものである。



(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年3月15日 (15.03.2001)

PCT

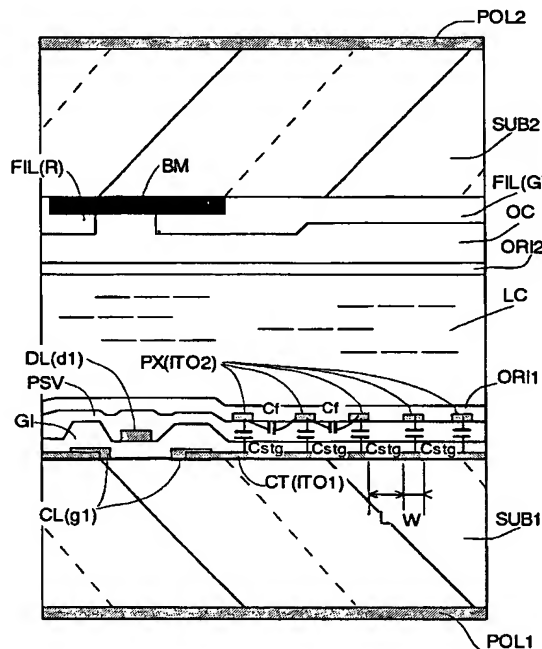
(10) 国際公開番号  
WO 01/18597 A1

- (51) 国際特許分類: G02F 1/136, 1/1343 (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 小野記久雄 (ONO, Kikuo) [JP/JP]. 平方純一 (HIRAKATA, Junichi) [JP/JP]. 仲吉良彰 (NAKAYOSHI, Yoshiaki) [JP/JP]; 〒297-8622 千葉県茂原市早野3300番地 株式会社 日立製作所 デイスプレイグループ内 Chiba (JP). 米谷 慎 (YONEYA, Makoto) [JP/JP]. 山本恒典 (YAMAMOTO, Tsunenori) [JP/JP]; 〒319-1221 茨城県日立市大みか町七丁目1番1号 株式会社 日立製作所 日立研究所内 Ibaraki (JP).
- (21) 国際出願番号: PCT/JP00/06009
- (22) 国際出願日: 2000年9月5日 (05.09.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願平11/252763 1999年9月7日 (07.09.1999) JP
- (74) 代理人: 秋田収喜 (AKITA, Shuki); 〒114-0013 東京都北区東田端1丁目13番9号 ツインビル田端B 2階 Tokyo (JP).
- (81) 指定国 (国内): JP, KR, US.
- (71) 出願人 (米国を除く全ての指定国について): 株式会社 日立製作所 (HITACHI, LTD) [JP/JP]; 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo (JP).
- 添付公開書類:  
— 国際調査報告書

[続葉有]

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置



(57) Abstract: A liquid crystal device in which a liquid crystal layer is driven by an in-plane electric field scheme and the image display performance is improved. Pixel electrodes and counter electrodes are provided on both sides of an insulating film in a pixel area on the liquid crystal side of one of transparent substrates holding a liquid crystal there between and opposed to each other. An electric field having a component parallel with the transparent substrates is produced between the electrodes. Either each pixel electrode or each counter electrode is a transparent electrode formed around the other electrode in a area not overlapping at least with the other electrode. The insulating film has a multilayer structure.

[続葉有]

WO 01/18597 A1



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

---

(57) 要約:

横電界方式で液晶層を駆動する液晶表示装置において、その画像表示性能を向上させる。このために、本発明は、液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を有する電界を発生せしめるとともに、前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成された液晶表示装置において、前記絶縁膜を多層構造で構成した。

## 明 細 書

## 液晶表示装置装置

## 技術分野

本発明は、液晶表示装置に係り、所謂横電界方式と称される液晶表示  
5 装置に関するものである。

## 背景技術

横電界方式と称される液晶表示装置は、液晶を介して対向配置される  
各透明基板の一方の透明基板の液晶側の各画素領域に、画素電極とこの  
10 画素電極との間に透明基板と平行な電界（横電界）を発生せしめる対向  
電極とが形成されて構成されている。

画素電極と対向電極の間の領域を透過する光に対して、その量を前記  
電界が印加された液晶の駆動によって、制御するようになっている。

このような液晶表示装置は、表示面に対して斜めの方向から観察して  
15 も表示に変化のない、いわゆる広視野角特性に優れたものとして知られ  
ている。

そして、これまで、前記画素電極と対向電極は光を透過させることの  
ない導電層で形成されていた。

しかし、近年、画素領域の周辺を除く領域の全域に透明電極からなる  
20 対向電極を形成し、この対向電極上に絶縁膜を介して一方向に延在し該  
一方向に交差する方向に並設させた透明電極からなる帯状の画素電極を  
形成した構成のものが知られるに至った。

このような構成の液晶表示装置は、横電界が画素電極と対向電極との  
間に発生し、依然として広視野角特性に優れるとともに、開口率が大幅

に向上するようになる。

なお、この技術はたとえば S I D (Society for Information Display) 99 DIGEST : P 202 ~ P 205、あるいは特開平 11 - 202356 号公報に記載がなされている。

5

#### 発明の開示

以上に述べた横電界方式の液晶駆動方式を液晶表示装置に採用することにより、その視野角特性及び開口率を格段に向上させることが可能となるが、新たに対策すべき種々の技術的な問題点も現れた。

10 例えば、上述の構成を有する液晶表示装置の画素に液晶分子の捻じれ方向が互いに逆になる領域を設けて表示領域を左右からそれぞれ観た場合に生じる着色差を相殺させる所謂マルチドメイン方式を採用することを試みたとき、表示品質の観点から、種々の改良を施す必要性が見出された。

15 本発明は、このような事情に基づいてなされたもので、その目的は、上述の所謂横電界方式の液晶表示装置における表示動作性能（液晶分子の駆動性能）を向上させ、またその表示品質を高めることにある。

本願において開示される新規な液晶表示装置のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

20 その一例は、液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を有する電界を発生せしめるとともに、前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と  
25 重畳しない領域に形成された透明電極で構成され、前記絶縁膜は多層構造（少なくとも 2 層の絶縁膜を積層させた構造）となっていることを特



徴とするものである。

このように構成された液晶表示装置は、絶縁膜を介して配置される画素電極と対向電極は、その重畳する部分において容量素子が形成されるが、その重畳面積が大きくなってしまうと必要以上の値となってしまうことになる。

このため、画素電極と対向電極との間の絶縁膜を多層構造とすることによって、該容量素子の容量値を所望の値に低減させることができる。

また、他の一例は、液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の矩形状の画素領域に、絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、前記対向電極は、画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明電極で構成され、前記画素電極は、その延在方向と直交する方向に並設された複数の電極であって、該延在方向を変える屈曲部を有する第1の電極と、画素領域の周辺の少なくとも一部に直線的に延在する第2の電極とから構成されていることを特徴とするものである。

このように構成された液晶表示装置は、画素電極を、前記第1の電極の他に、画素領域の周辺の少なくとも一部に、すなわち、第1の電極が屈曲部を有するが故に横電界は発生し難くなる部分（デッドスペース）に、直線的に延在する第2の電極を新たに設けることにより、この第2の電極と対向電極との間にも横電界が発生するようになる。

このため、該デッドスペースの発生を抑制でき、実質的な画素領域の拡大を図ることができるようになる。

本発明に係るこれら及びその他の目的、特徴、及び効果は本発明を実施する形態の記載にこれに付された図面を関連させることにより、更に明確に後述されよう。

### 図面の簡単な説明

第 1 図は、本発明による液晶表示装置の画素領域の一実施例を示す平面図である。

第 2 図は、第 1 図の 2 - 2 線における断面図である。

5 第 3 図は、第 1 図の 3 - 3 線における断面図である。

第 4 図は、第 1 図の 4 - 4 線における断面図である。

第 5 図は、本発明による液晶表示装置に組み込まれる液晶表示パネルの外観を示す平面図である。

10 第 6 図は、液晶表示パネルの各透明基板を固定しかつ液晶を封入されるシール材の構成を示す断面図である。

第 7 図は、本発明による液晶表示装置のゲート信号端子の一実施例を示す構成図である。

第 8 図は、本発明による液晶表示装置のドレイン信号端子の一実施例を示す構成図である。

15 第 9 図は、本発明による液晶表示装置の対向電圧信号端子の一実施例を示す構成図である。

第 10 図は、本発明による液晶表示装置の一実施例を示す等価回路図である。

20 第 11 図は、本発明による液晶表示装置の駆動の一実施例を示すタイミングチャートである。

第 12 図は、本発明による液晶表示装置において、その液晶表示パネルに外部回路を接続させた場合の平面図である。

第 13 図は、本発明による液晶表示装置の製造方法の一実施例を示す工程図である。

25 第 14 図は、本発明による液晶表示装置の製造方法の一実施例を示す工程図で、上記第 13 図にて説明された工程に続く工程を説明する図で

ある。

第 15 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 16 図は、第 15 図の 16 - 16 線における断面図である。

5 第 17 図は、第 15 図の 17 - 17 線における断面図である。

第 18 図は、第 15 図の 18 - 18 線における断面図である。

第 19 図は、本発明による液晶表示装置の製造方法の他の実施例を示す工程図である。

10 第 20 図は、本発明による液晶表示装置の製造方法の他の実施例を示す工程図で、上記第 19 図にて説明された工程に続く工程を説明する図である。

第 21 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 22 図は、第 21 図の 22 - 22 線における断面図である。

15 第 23 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 24 図は、第 23 図の 24 - 24 線における断面図である。

第 25 図は、第 23 図の 25 - 25 線における断面図である。

第 26 図は、第 23 図の 26 - 26 線における断面図である。

20 第 27 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 28 図は、第 27 図の 28 - 28 線における断面図である。

第 29 図は、第 27 図の 29 - 29 線における断面図である。

第 30 図は、第 27 図の 30 - 30 線における断面図である。

25 第 31 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 3 2 図は、第 3 1 図の 3 2 - 3 2 線における断面図である。

第 3 3 図は、第 3 1 図の 3 3 - 3 3 線における断面図である。

第 3 4 図は、第 3 1 図の 3 4 - 3 4 線における断面図である。

5 第 3 5 図は、上述した各実施例の液晶表示装置の印加電圧 - 透過率の特性を示すグラフである。

第 3 6 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 3 7 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

10 第 3 8 図は、第 3 7 図の 3 8 - 3 8 線における断面図である。

第 3 9 図は、第 3 7 図の 3 9 - 3 9 線における断面図である。

第 4 0 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 4 1 図は、第 4 0 図の 4 1 - 4 1 線における断面図である。

15 第 4 2 図は、本発明による液晶表示装置の画素領域の他の実施例を示す説明図である。

第 4 3 図は、本発明による液晶表示装置の画素領域の他の実施例を示す断面図である。

20 第 4 4 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 4 5 図は、第 4 4 図の 4 5 - 4 5 線における断面を示す図である。

第 4 6 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第 4 7 図は、第 4 6 図の 4 7 - 4 7 線における断面を示す図である。

25 第 4 8 図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第49図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

第50図は、本発明による液晶表示装置の画素領域の他の実施例を示す平面図である。

5

発明を実施するための最良の形態

以下、実施例により本発明による液晶表示装置をより詳細に説明する。

〔実施例1〕

《画素の構成》

- 10 第1図は、本発明による液晶表示装置（パネル）の画素領域における構成図であり、液晶を介して互いに対向配置される各透明基板のうちの一方の透明基板の液晶側から見た平面図である。

第1図の2-2線における断面図を第2図に、3-3線における断面図を第3図に、4-4線における断面図を第4図に示している。

- 15 まず、第1図において、図中x方向に延在されy方向に並設されるゲート信号線GLがたとえばクロム（Cr）で形成されている。このゲート信号線GLは後述するドレイン信号線DLとで矩形状の領域を形成し、その領域は画素領域を構成するようになっている。

- そして、この画素領域には、後述する画素電極PXとの間で電界を発生せしめる対向電極CTが形成され、この対向電極CTは該画素領域の  
20 周辺を除く全域に形成され、透明導電体であるたとえばITO1（Indium-Tin-Oxide）から構成されている。

- この対向電極CTは、その周辺の全域を縁取るようにして該対向電極CTと接続された対向電圧信号線CLが形成され、この対向電圧信号線  
25 CLは図中左右の画素領域（ゲート信号線GLに沿って配置される各画素領域）における対向電極CTに同様に形成された対向電圧信号線CL

と一体的に形成されている。

この場合における画素領域の対向電圧信号線 C L とうしの接続は、画素領域の上部および下部のそれぞれでなされている。対向電圧信号線 C L と後述のドレイン信号線 D L との重なる部分を極力小さくし、それらの間に発生する容量を小さくする趣旨である。

この対向電圧信号線 C L は、たとえばクロム (C r) からなる不透明の材料で形成されている。このようにした場合、後述のドレイン信号線 D L とこれに近接する対向電極 C T の辺部との間にノイズとして作用する電界が発生し、それによって液晶の光透過率が所望通りに得られなくても、その部分は該対向電圧信号線 C L によって遮光されることから、表示品質の面からの不都合を解消できるようになる。

このことは、ゲート信号線 G L とこれに近接する対向電極 C T の周辺部との間に発生する電界 (ノイズ) による不都合も解消できることを意味する。

また、上述したように、対向電圧信号線 C L の材料をゲート信号線 G L と同一の材料とすることにより、それらを同一の工程で形成でき製造工数の増大を回避させることができる。

ここで、前記対向電圧信号線 C L は、C r に限定されることなく、たとえば A l、あるいは A l を含有する材料で形成するようにしてもよいことはいうまでもない。

しかし、この場合、この対向電圧信号線 C L は対向電極 C T に対して上層に位置つけるのが効果的となる。けだし、対向電極 C T を構成する I T O 膜の選択エッチング液 (たとえば H B r) は容易に A l を溶解してしまうからである。

さらに、対向電圧信号線 C L の対向電極 C T との少なくとも接触面には T i、C r、M o、T a、W 等の高融点金属を介在させることが効果

的となる。けだし、対向電極CTを構成するITOは対向電圧信号線CL中のAlを酸化させて高抵抗層を生成させてしまうからである。

このため、一実施例として、Al、あるいはAlを含有する材料からなる対向電圧信号線CLを形成する場合、前記高融点金属を一層目とする多層構造とすることが好ましい。

そして、このように対向電極CT、対向電圧信号線CL、およびゲート信号線GLが形成された透明基板の上面には、それらをも被ってたとえばSiNからなる絶縁膜GIが形成されている。

この絶縁膜GIは、後述のドレイン信号DLに対しては対向電圧信号線CLおよびゲート信号線GLの層間絶縁膜としての機能を、後述の薄膜トランジスタTF Tの形成領域においてはそのゲート絶縁膜としての機能を、後述の容量素子Cst gの形成領域においてはその誘電体膜としての機能を有するようになっている。

そして、ゲート信号線GLの一部（図中左下）に重畳されて薄膜トランジスタTF Tが形成され、この部分の前記絶縁膜GI上にはたとえばa-Siからなる半導体層ASが形成されている。

この半導体層ASの上面にソース電極SD 1およびドレイン電極SD 2が形成されることによって、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタが形成されることになる。そして、このソース電極SD 1およびドレイン電極SD 2はドレイン信号線DLと同時に形成されるようになっている。

すなわち、第1図中y方向に延在されx方向に並設されたドレイン信号線DLが形成され、このドレイン信号線DLの一部が前記半導体層ASの表面にまで延在されることによって薄膜トランジスタTF Tのドレイン電極SD 2を構成するようになっている。

また、該ドレイン信号線DLの形成の際にソース電極SD 1が形成さ

れ、このソース電極SD1は画素領域内にまで延在されて後述の画素電極PXとの接続を図るコンタクト部をも一体的に形成されるようになっている。

5      なお、第3図に示すように、半導体層ASの前記ソース電極SD1およびドレイン電極SD2との界面にはたとえばn型不純物がドーピングされたコンタクト層d0が形成されている。

10      このコンタクト層d0は、半導体層ASの表面の全域にn型不純物ドーピング層を形成し、さらにソース電極SD1およびドレイン電極SD2の形成後において、該各電極をマスクとしてこれら各電極から露出された半導体層ASの表面のn型不純物ドーピング層をエッチングすることによって形成されるようになっている。

15      なお、この実施例では、半導体層ASは薄膜トランジスタTF Tの形成領域ばかりでなく、ドレイン信号線DLに対するゲート信号線GL、対向電圧信号線CLとの交差部にも形成されている。層間絶縁膜としての機能を強化させるためである。

そして、このように薄膜トランジスタTF Tが形成された透明基板の表面には、該薄膜トランジスタTF Tをも被ったたとえばSiNからなる保護膜PSVが形成されている。薄膜トランジスタTF Tの液晶LCとの直接の接触を回避するためである。

20      さらに、この保護膜PSVの上には画素電極PXがたとえばITO2 (Indium-Tin-Oxide) からなる透明な導電膜によって形成されている。

画素電極PXは、前記対向電極CTの形成領域に重畳されて、この実施例では5本形成され、それぞれ図中y方向に延在して等間隔に形成されているとともに、その両端はそれぞれx方向に延在する同材料層で互  
25      いに接続されるようになっている。

ちなみに、この実施例では、隣り合う画素電極PX間の間隔Lはたと



例えば  $1 \sim 15 \mu\text{m}$ 、幅  $W$  はたとえば  $1 \sim 10 \mu\text{m}$  の範囲で設定されるようになっている。

この場合、各画素電極  $PX$  の下端の同材料層は前記保護膜  $PSV$  に形成されたコンタクト孔を通して前記薄膜トランジスタ  $TF T$  のソース電極  $SD 1$  のコンタクト部と接続されるようになっており、また、上端の同材料層は前記対向電圧信号線  $CL$  と重畳されて形成されている。

このように構成した場合、対向電極  $CT$  と各画素電極  $PX$  との重畳部には絶縁膜  $GI$  と保護膜  $PSV$  との積層膜を誘電体膜とする容量素子  $Cstg$  が形成されるようになっている。

この容量素子  $Cstg$  は、薄膜トランジスタ  $TF T$  を介してドレイン信号線  $DL$  からの映像信号が画素電極  $PX$  に印加された後に、該薄膜トランジスタ  $TF T$  がオフとなっても該映像信号が画素電極  $PX$  に比較的長く蓄積される等のために設けられたものとなっている。

ここで、この容量素子  $Cstg$  の容量は、対向電極  $CT$  と各画素電極  $PX$  との重畳面積に比例し、その面積が比較的大きくなってしまって必要以上の値に設定されてしまう憂いがあるが、その誘電体膜は絶縁膜  $GI$  と保護膜  $PSV$  との積層構造となっていることから結果的にはその憂いはない構成となっている。

すなわち、絶縁膜  $GI$  は薄膜トランジスタ  $TF T$  のゲート絶縁膜として機能させることから、その膜厚を大きくできないが、保護膜  $PSV$  に関しては、そのような制約がないことから、該保護膜  $PSV$  を前記絶縁膜  $GI$  とともに所定の膜厚（保護膜  $PSV$  のみの膜厚はたとえば  $100 \text{ nm} \sim 4 \mu\text{m}$ ）にすることによって該容量素子  $Cstg$  の容量を所定の値に低減させることができる。

なお、前記保護膜  $PSV$  としては、 $SiN$  に限定されることなく、たとえば合成樹脂によって形成されていてもよいことはいうまでもない。

この場合、塗布により形成することから、その膜厚を大きく形成する場合においても製造が容易であるという効果を奏する。

そして、このように画素電極 P X および対向電極 C T が形成された透明基板の表面には該画素電極 P X および対向電極 C T をも被って配向膜 O R I 1 が形成されている。この配向膜 O R I 1 は液晶 L C と直接に接  
5 触する膜で該液晶 L C の初期配向方向を決定づけるものとなっている。

なお、上述した実施例では、画素電極 P X を透明な電極として構成したものであるが、必ずしも透明でなく、たとえば C r のような不透明の金属材料であってもよい。これによって開口率が若干低下するが、液晶  
10 L C の駆動においては全く支障がないからである。

上記実施例において、ゲート信号線 G L、対向電圧信号線 C L、ドレイン信号線 D L についてはクロム (C r) を用いて説明したが、他の高融点金属、M o、W、T i、T a、あるいはこれらの2種以上の合金、あるいはこれらの2種以上の積層膜を用いてもよいことはもちろんである。  
15 る。

さらに、透明導電膜についても I T O を用いて説明したが、I Z O (Indium-Zinc-Oxide) でも同様の効果が得られることはいうまでもない。

#### 《フィルタ基板》

20 このように構成された透明基板は T F T 基板と称され、この T F T 基板と液晶 L C を介して対向配置される透明基板はフィルタ基板と称されている。

フィルタ基板は、第2図に示すように、その液晶側の面に、まず、各画素領域を画するようにしてブラックマトリックス B M が形成され、このブラックマトリックス B M の実質的な画素領域を決定する開口部には  
25 それを被ってフィルタ F I L が形成されるようになっている。

そして、ブラックマトリックスBMおよびフィルタFILを被った  
例えば樹脂膜からなるオーバーコート膜OCが形成され、このオーバー  
コート膜の上面には配向膜ORI2が形成されている。

《液晶表示パネルの全体構成》

- 5 第5図は、マトリックス状に配置された各画素領域の集合によって構成される表示領域ARを示す液晶表示パネルの全体構成図である。

透明基板SUB2は、透明基板SUB1に対して若干小さく形成され、その図中右側辺および下側辺は透明基板SUB1の対応する辺とそれぞれほぼ面一となるように配置されるようになっている。

- 10 これにより、透明基板SUB1の図中左側辺および上側辺は透明基板SUB2によって被われない領域が形成され、この領域において、それぞれ、各ゲート信号線GLに走査信号を供給するためのゲート信号端子Tg、各ドレイン信号線DLに映像信号を供給するためのドレイン信号端子Tdが形成されるようになっている。

- 15 透明基板SUB2の透明基板SUB1に対する固定は、該透明基板SUB2の周辺に形成されたシール材SLによってなされ、このシール材SLは各透明基板SUB1、SUB2の間に液晶LCを封入するための封入材としての機能をも有している。

- 20 第6図は、各透明基板SUB1、SUB2の間に介在される液晶LCはシール材SLによって封入されていることを示している。

なお、このシール材SLの一部（第5図の中右側）には液晶封入口INJがあり、この液晶封入口INJは、ここから液晶を封入した後は、図示しない液晶封止剤によって封止されるようになっている。

《ゲート信号端子》

- 25 第7図は、各ゲート信号線GLに走査信号を供給するためのゲート信号端子GTMを示した構成図で、第7図(a)は平面図、第7図(b)

は同図 (a) の B-B 線における断面図である。

まず、透明基板 SUB 1 上にたとえば ITO 膜 ITO 1 からなるゲート信号端子 GTM が形成されている。このゲート信号端子 GTM は対向電極 CT と同時に形成されるようになっている。

5 ゲート信号端子 GTM の材料として ITO 膜 ITO 1 を用いたのは電食の発生を困難にするためである。

そして、このゲート信号端子 GTM には、そのゲート信号線 GL 側の端部においてゲート信号線 GL が被うようにして形成されている。

さらに、これらゲート信号端子 GTM およびゲート信号線 GL を被って絶縁膜 GI および保護膜 PSV が順次積層され、これら保護膜 PSV および絶縁膜 GI に設けた開口によって、ゲート信号端子 GTM の一部が露呈されるようになっている。

なお、前記絶縁膜 GI および保護膜 PSV は、表示領域 AR におけるそれらの延在部分として形成されるものである。

15 《ドレイン信号端子》

第 8 図は、ドレイン信号線 DL に映像信号を供給するためのドレイン信号端子 DTM を示した構成図で、第 8 図 (a) は平面図、第 8 図 (b) は同図 (a) の B-B 線における断面図である。

まず、透明基板 SUB 1 上に形成されるドレイン信号端子 DTM は、  
20 電食に対して信頼性のある ITO 膜 ITO 1 から構成され、この ITO 膜 ITO 1 は対向電極 CT と同時に形成されるようになっている。

そして、このドレイン信号端子 DTM は、絶縁膜 GI 上に形成されるドレイン信号線 DL と接続されることになるが、該絶縁膜 GI にコンタクト孔を形成して接続させようとする場合に以下のような不都合が発生  
25 する。

すなわち、ITO 膜上に形成された SiN からなる絶縁膜 GI は、該

I T O 膜と接触する部分において白濁が生じ、その部分にコンタクト孔を形成した場合に該孔は逆テーパ状に形成され、ドレイン信号線 D L の接続に不良が生じる可能性を残すことになる。

5 このため、同図に示すように、ドレイン信号端子 D T M の端部に重畳させてたとえば C r からなる金属層 g 1 を形成し、この金属層 g 1 上の絶縁膜 G I にコンタクト孔を形成するようにしている。

そして、このコンタクト孔の形成は、該絶縁膜 G I の上に保護膜 P S V を形成した後に行なうことによって製造工数の低減を図っていること  
10 から、該保護膜 P S V に形成したコンタクト孔を通し、画素電極 P X と同時に形成される I T O 膜 I T O 2 によってドレイン信号線 D L と前記金属層 g 1 との接続を行っている。

ここで、前記金属層 g 1 は C r を用いた場合を示したものであるが、A l あるいは A l を含む材料であってもよい。この場合、上述したよう  
15 に I T O 膜との接触面において酸化されやすいことから、たとえば該金属層 g 1 を T i / A l / T i というように、上下面のそれぞれに高融点金属層を設けた三層構造とすることによって良好な接続を図ることができ  
きるようになる。

#### 《対向電圧信号端子》

第 9 図は、対向電圧信号線 C L に対向電圧信号を供給するための対向  
20 電圧信号端子 C T M を示した構成図で、第 9 図 ( a ) は平面図、第 9 図 ( b ) は同図 ( a ) の B - B 線における断面図である。

透明基板 S U B 1 上に形成される対向電圧信号端子 C T M も、電食に  
対して信頼性のある I T O 膜 I T O 1 から構成され、この I T O 膜 I T  
O 1 は対向電極 C T と同時に形成されるようになっている。

25 そして、この対向電圧信号端子 C T M には、その対向電圧信号線 C L 側の端部において該対向電圧信号線 C L が被うようにして形成されてい

る。

さらに、これら信号線を被って、表示領域ARにおけるそれらの延在部分として形成される絶縁膜GIおよび保護膜PSVが順次積層され、これら保護膜PSVおよび絶縁膜GIに設けた開口によって、対向電圧  
5 信号端子CTMの一部が露呈されるようになっている。

#### 《等価回路》

第10図は、液晶表示パネルの等価回路を該液晶表示パネルの外付け回路とともに示した図である。

第10図中、x方向に延在されy方向に並設される各ゲート信号線GL  
10 Lには垂直走査回路Vによって順次走査信号（電圧信号）が供給されるようになっている。

走査信号が供給されたゲート信号線GLに沿って配置される各画素領域の薄膜トランジスタTFTは該走査信号によってオンするようになっている。

そして、このタイミングにあわせて映像信号駆動回路Hから各ドレイン信号線DLに映像信号が供給されるようになっており、この映像信号は各画素領域の該薄膜トランジスタを介して画素電極PXに印加されるようになっている。  
15

各画素領域において、画素電極PXとともに形成されている対向電極CTには対向電圧信号線CLを介して対向電圧が印加されており、それらの間に電界を発生させるようになっている。  
20

そして、この電界のうち透明基板SUB1と平行な成分を有する電界（横電界）によって液晶LCの光透過率を制御するようになっている。

なお、同図において各画素領域に示したR、G、Bの各符号は、各画  
25 素領域にそれぞれ赤色用フィルタ、緑色用フィルタ、青色用フィルタが形成されていることを示している。

### 《画素表示のタイミングチャート》

第 1 1 図は、液晶表示パネルに供給する各信号のタイミングチャートを示すもので、図中、V G はゲート信号線 G L に供給する走査信号を、V D はドレイン信号線 D L に供給する映像信号を、また、V C は対向電圧信号線 C T に供給する対向電圧信号を示している。

対向電圧信号 V C の電位を一定にした一般的なライン反転（ドッド反転）を示す駆動波形図である。

### 《液晶表示パネルモジュール》

第 1 2 図は、第 5 図に示した液晶表示パネルに外付け回路を実装したモジュール構造を示した平面図である。

同図において、液晶表示パネル P N L の周辺には、垂直走査回路 V、映像信号駆動回路 H、および電源回路基板 P C B 2 が接続されている。

垂直走査回路 V は、複数のフィルムキャリア方式で形成された駆動 I C チップから構成され、その出力バンプは液晶表示パネルのゲート信号端子 G T M に接続され、入力バンプはフレキシブル基板上の端子に接続されている。

映像信号駆動回路 H も、同様に、複数のフィルムキャリア方式で形成された駆動 I C チップから構成され、その出力バンプは液晶表示パネルのドレイン信号端子 D T M に接続され、入力バンプはフレキシブル基板上の端子に接続されている。

電源回路基板 P C B 2 はフラットケーブル F C を介して映像信号駆動回路 H に接続され、この映像信号駆動回路 H はフラットケーブル F C を介して垂直走査回路 V に接続されている。

なお、本発明では、このようなものに限定されることはなく、各回路を構成する半導体チップを透明基板 S U B 1 に直接搭載し、その入出力バンプのそれぞれを該透明基板 S U B 1 に形成された端子（あるいは配

線層)に接続させるいわゆるCOG (Chip On Glass)方式にも適用できることはいうまでもない。

### 《製造方法》

第13図及び第14図は、上述したTF T基板の製造方法の一実施例を示す工程図である。

この製造は(A)乃至(F)までのフォト工程を経て完成され、第13図並びに第14図の夫々において、図中左側は画素領域を、図中右側はドレイン信号端子形成領域を示している。

以下、工程順に説明する。

#### 10 工程(A)

透明基板SUB 1を用意し、その表面の全域にたとえばスパッタリングによってITO膜を形成する。そして、フォトリソグラフィ技術を用いて該ITO膜を選択エッチングし、画素領域には対向電極CTを、またドレイン信号端子形成領域にはドレイン信号端子DTMを形成する。

#### 15 工程(B)

透明基板SUB 1の表面の全域にCr膜を形成する。そして、フォトリソグラフィ技術を用いて該Cr膜を選択エッチングし、画素領域にはゲート信号線GLおよび対向電圧信号線CLを、またドレイン信号端子形成領域には中間接続体となる導電層g1を形成する。

#### 20 工程(C)

透明基板SUB 1の表面の全域にたとえばCVD法によってSiN膜を形成し絶縁膜GIを形成する。

さらに、この絶縁膜GIの表面の全域にたとえばCVD法によってa-Si層、n型不純物がドーピングされたa-Si層を順次形成する。

25 そして、フォトリソグラフィ技術を用いて該a-Si層を選択エッチングし、画素領域に薄膜トランジスタTF Tの半導体層ASを形成する。



## 工程 (D)

透明基板 SUB 1 の表面の全域に、たとえばスパッタリング法によって Cr 膜を形成し、フォトリソグラフィ技術を用いて該 Cr 膜を選択エッチングし、画素領域にドレイン信号線 DL、薄膜トランジスタ TFT のソース電極 SD 1 およびドレイン電極 SD 2 を、またドレイン信号端子形成領域に該ドレイン信号線 DL の延在部を形成する。

## 工程 (E)

透明基板 SUB 1 の表面の全域に、たとえば CVD 法によって SiN 膜を形成し保護膜 PSV を形成する。そして、フォトリソグラフィ技術を用いて該保護膜 PSV を選択エッチングし、画素領域に薄膜トランジスタ TFT のドレイン電極 SD 2 の一部を露呈させるコンタクト孔を形成するとともに、ドレイン信号端子形成領域には該保護膜 PSV の下層の絶縁膜 GI にまで貫通させて前記導電層 g 1 の一部を露呈させるコンタクト孔を形成する。

## 15 工程 (F)

透明基板 SUB 1 の表面の全域にたとえばスパッタリング法によって ITO 膜 ITO 2 を形成する。そして、フォトリソグラフィ技術を用いて該 ITO 膜を選択エッチングし、画素領域に前記コンタクト孔を通して薄膜トランジスタ TFT のドレイン電極 SD 2 と接続された画素電極 PX を形成するとともに、ドレイン信号端子形成領域にはドレイン信号線 DL と前記導電層 g 1 との接続を図る接続体層を形成する。

上記製造方法において、工程 (A) と工程 (B) は逆転し得る。すなわち、ゲート信号線 GL 上に対向電極 CT を上部より接続させる構成となる。この場合、ゲート信号線 GL の断面形状は緩やかなテーパ加工が必要となる。

一方、本方式では、対向電極 CT がゲート信号線 GL や対向電圧信号

線 CL より下部にあるので、ゲート信号線 GL の断面形状に拘らず良好な接続が得られることになる。

一方、本実施例では、ゲート絶縁膜 GI として SiN 膜を用いたが、ITO 上の白濁を確実に回避するために少なくとも ITO と接触するゲート絶縁膜 GI を SiO<sub>2</sub> や SiON 等の酸素を含む絶縁膜を用いてもよい。

## 〔実施例 2〕

### 《画素の構成》

第 15 図は、本発明による液晶表示装置の他の実施例を示す平面図で、同図の 16-16 線における断面図、17-17 線における断面図、18-18 線における断面図を、それぞれ第 16 図、第 17 図、第 18 図に示している。

実施例 1 に示した第 1 図と対応しており、それと同符号のものは同一の材料を示している

実施例 1 と異なる構成は、まず、透明電極からなる対向電極 CT が絶縁膜 GI 上に形成され、ドレイン信号線 DL と同層になっている。

このことは、対向電極 CT はゲート信号線 GL と異なった層として形成されていることを意味する。

そして、該対向電極 CT のドレイン信号線 DL と近接する辺部に設けられる導電膜 FGT は、ゲート信号線 GL と同層に設けられており、該対向電極 CT とは電氣的に接続されていない状態で形成されている。

このため導電膜 FGT は、実施例 1 のように、対向電圧信号線 CL の一部として機能することはなく、専ら、ドレイン信号線 DL と対向電極 CT との間にノイズとして発生する電界による液晶の光漏れ等を遮光する遮光材として機能するようになっている。

このように構成した場合、ドレイン信号線 DL と対向電極 CT との間

隔を狭めることができ開口率を向上させることができる効果を有する。

しかし、該導電膜 F G T はこのように形成することなく、対向電極 C T と同層に形成し、該対向電極 C T のドレイン信号線 D L と近接する辺部に一部接続させて形成してもよいことはもちろんである。

- 5     そして、各画素領域のうちドレイン信号線 D L に沿って（ゲート信号線 G L に直交する方向に）配置される各画素領域の対向電極 C T は、互いに接続されて構成されている。

すなわち、各画素領域の対向電極 C T は、ゲート信号線 G L が形成されている領域を股いで互いに一体的に形成されている。

- 10    換言すれば、ドレイン信号線 D L に沿って配置される各画素領域の対向電極 C T は該ドレイン信号線 D L に沿って帯状に形成され、これら帯状の各対向電極 C T はドレイン信号線 D L の形成領域によって分断されている。

この対向電極 C T はゲート信号線 G L と異なる層で形成されており、

- 15    このゲート信号線 G L に接続されることなく形成できる。

このように帯状に形成された対向電極 C T は画素領域の集合体として形成される表示領域の外側から対向電圧信号が供給されるようにすれば、実施例 1 に示したような対向電圧信号線 C L を特に形成せずに済むという効果を奏する。

- 20    このため、画素電極 P X は、ゲート信号線 G L により近接させて、あるいは、さらに該ゲート信号線 G L 上に重畳させた状態にまで延在させる（第 15 図参照）ことによって、該ゲート信号線 G L の近傍においても画素領域としての機能をもたせることができるようになる。

- 25    このことは、ゲート信号線 G L の近傍において、該ゲート信号線 G L それ自体にブラックマトリックスとしての機能をもたせるだけで充分となり（換言すれば、ゲート信号線 G L とその近傍を被うブラックマトリ

ックスを必要としない)、開口率の大幅な向上が図れるという効果を奏する。

5      なお、上述した実施例では、各画素領域のうちドレイン信号線 D L に沿って配置される各画素領域の対向電極 C T を共通に構成したものである。しかし、ゲート信号線 G L に沿って配置される各画素領域の対向電極 C T を共通に構成するようにしてもよいことはいうまでもない。

この場合、対向電極 C T はドレイン線 D L と異なる層で構成されていることが必要となり、たとえば実施例 1 の構成において適用できる。

#### 《製造方法》

10      第 19 図及び第 20 図は上述した実施例で示した液晶表示装置の製造方法の一実施例を示した工程図であり、第 13 図及び第 14 図と対応した図となっている

15      実施例 1 の場合と比較して、対向電極 C T が絶縁膜 G I の上面に形成され、この対向電極 C T 上に保護膜 P S V を介して画素電極 P X が形成されている構成の相違に対応させて、製造工程に相違を有するようになっている。

#### 〔実施例 3〕

20      第 21 図は本発明による液晶表示装置の他の実施例を示す平面図で第 15 図に対応した図となっている。この第 21 図の 22-22 線における断面図を第 22 図に示している。

第 21 図において、第 15 図と同一の符号は同一の材料を示している。第 15 図の構成と異なる部分は、まず、ドレイン信号線 D L に沿って配置される各画素領域内を該ドレイン信号線 D L とほぼ平行に走行する対向電圧信号線 C L が形成されていることにある。

25      この対向電圧信号線 C L は、対向電極 C T の直下に（あるいは直上であってもよい）に形成され、換言すれば該対向電極 C T に接続されて形

成され、対向電極 C T のそれ自体の電氣的抵抗を低減させる機能をもたせている。

この対向電圧信号線 C L はたとえばドレイン信号線 D L と同時に形成され、該ドレイン信号線 D L と同一の材料からなっている。このことから、該対向電圧信号線 C L は、対向電極 C T を構成する I T O よりも電

5 氣的抵抗の小さな導電層から構成されている。

そして、この対向電圧信号線 C L は、画素領域をほぼ 2 等分するようにしてその中央を走行するようになっている。その両脇に存在するドレイン信号線 D L との短絡を確実に回避できるように形成できるからである。

10 る。

さらに、この対向電圧信号線 C L は、図中 y 方向に延在して形成される画素電極 P X のうちのひとつと重畳されて形成されている。

画素電極 P X の形成されている部分は光透過率の低減が免れない部分となっていることから、この部分に対向電圧信号線 C L を位置づけさせることによって、画素領域の全体における光透過率の低減を最小限に抑えようとする趣旨である。

15 る。

この実施例では、ドレイン信号線 D L の上面に I T O 膜 I T O 1 が積層されて形成され、該ドレイン信号線 D L が断線されて形成された場合でも該 I T O 膜 I T O 1 によって該断線を修復できる構成となっている。

この I T O 膜 I T O 1 は、対向電極 C T の形成の際に同時に形成できるので、製造工数の増大を回避できる効果を奏する。

20 る。

#### 〔実施例 4〕

第 23 図は、本発明による液晶表示装置の他の実施例を示す平面図で、その 24 - 24 線における断面図、25 - 25 線における断面図、26 - 26 線における断面図を、それぞれ第 24 図、第 25 図、第 26 図に示している。

25 る。

第23図は第1図に対応した図となっており、同一の符号は同一の材料を示している。

第23図において、第1図と異なる構成は、画素電極P Xが絶縁膜G I上に形成され、対向電極C Tとはこの絶縁膜G Iを介して配置されている。すなわち、液晶側の画素電極P Xは保護膜P V S（および配向膜O R I 1）を介して配置されている。

このようにした場合、液晶L C中への電気力線が保護膜P V Sによる分圧効果によって増大され、該液晶L Cの材料として低抵抗のものを選択でき、結果として残像の少ない表示を得る効果を奏する。

また、このようにした場合、第25図に示すように、薄膜トランジスタT F Tのソース電極S D 1と画素電極P Xとの接続を直接行なうことができるので、たとえば保護膜等に形成したコンタクト孔を通して行なう煩雑さを解消することができる。

〔実施例5〕

第27図は、本発明による液晶表示装置の他の実施例を示す平面図で、その28-28線における断面図、29-29線における断面図、30-30線における断面図を、それぞれ第28図、第29図、第30図に示している。

第27図は第1図に対応した図となっており、同一の符号は同一の材料を示している。

第27図において、第1図と異なる構成は、まず、絶縁層を介して画素電極P Xは下層に位置づけられ、対向電極C Tは上層に位置づけられている。

第28図に示すように、絶縁膜G Iの上面に第1保護膜P S V 1が形成され、この第1保護膜P S V 1上に画素電極P Xが形成されている。

この画素電極P Xは画素領域の周辺を除く大部分の領域に形成された

透明からなる電極で、第1保護膜P S V 1の下層に形成される薄膜トランジスタT F Tのソース電極S D 2とコンタクト孔を通して接続されている。

そして、このように形成された画素電極P Xをも被って第2保護膜P S V 2が形成され、この第2保護膜P S V 2の上面に対向電極C Tが形成されている。

この対向電極C Tは、前記画素電極P Xに重畳される領域に図中y方向に延在しx方向に並設される複数の帯状の電極として形成されるが、それらの両端部は各対向電極C Tの間の領域を除く他の全ての領域に該各対向電極C Tと一体的に形成された導電層と接続されて形成されている。

換言すれば、対向電極C Tは、少なくとも表示領域を被うようにして形成された導電層(I T O)のうち、前記画素電極P Xに重畳される領域内の導電層に、図中y方向に延在しx方向に並設される複数の帯状の開口を形成することによって、形成されるようになっている。

このことは、対向電極C Tとして機能する導電層以外の他の導電層は対向電圧信号線C Lとして利用でき、このようにした場合、導電層全体の電気抵抗を大幅に低減できるという効果を奏するようになる。

また、対向電極C Tとして機能する導電層以外の他の導電層は、ゲート信号線G Lおよびドレイン信号線D Lを被った状態で形成できることになる。

このことは、対向電極C Tとして機能する導電層以外の他の導電層は従来のブラックマトリックス層としての機能をもたせることができることを意味する。

液晶の光透過率を制御する透明基板と平行な成分をもつ電界(横電界)は、対向電極C Tとして機能する導電層と画素電極P Xの間におい

て発生し、それ以外の部分では発生し得ないからである。

このため、第28図に示すように、透明基板SUB2側にはブラックマトリックス層を形成する必要がなくなり、製造の工数の低減が図れるという効果を奏するようになる。

5     なお、この場合、液晶として、電界が印加されない状態で黒表示ができるいわゆるノーマリブラックのものをを用いることによって、前記導電層のブラックマトリックスとしての機能を強化することができるようになる。

10     また、ゲート信号線GLあるいはドレイン信号線DLは、前記導電膜との間で容量を発生せしめることは否めなくなる。このことから、それらの間に介在される第1保護膜PSV1および第2保護膜PSV2のうちたとえば第2保護膜PSV2を塗布で形成できる樹脂膜で構成し、この樹脂膜の膜厚を比較的大きく形成することによって該容量を小さくすることができる。

15     たとえば、第1保護膜PSV1として、その比誘電率が7で、膜厚が100～900nmのSiN膜を用いた場合、第2保護膜PSV2として、その比誘電率が3～4で、膜厚が1000～3000nmの有機膜が適当となる。

20     また、第2保護膜PSV2は第1保護膜PSV1と比べて比誘電率が1/2以下であれば、その膜厚に関係なく、また、膜厚が2倍以上であれば、その比誘電率に関係なく、実際の製品に支障がないことが確認されている。

#### 〔実施例6〕

25     第31図は本発明による液晶表示装置の他の実施例を示す平面図であり、その32-32線における断面図を第32図に示している。

第31図は実施例5と比較してさらに改良された構成を示すもので、



第27図乃至第30図と同符号のものは同一材料を示している。

実施例5の場合と異なる構成は、まず、画素電極PXは絶縁膜GI上に形成され、対向電極CTは該画素電極PX上に形成された第1保護膜PSV1上に形成されている。換言すれば、画素電極PXと対向電極CTは第1保護膜PSV1を介して層を異ならしめている。

一方、画素領域を除く他の領域には第2保護膜PSV2が形成されている。この第2保護膜PSV2は、たとえば少なくとも表示領域の全域に該第2保護膜PSV2を形成した後に、画素領域に相当する部分を選択エッチングすることによって形成される。

さらに、残存された第2保護膜PSV2の表面には導電層が形成されている。この導電層は対向電極CTと一体に形成され、実施例5の場合と同様に、少なくとも表示領域の全域に導電層を形成した後に、画素電極PXに重畳される領域内の導電層に、図中y方向に延在しx方向に並設される複数の帯状の開口を形成することによって対向電極CTが形成されるようになっている。

このように構成された液晶表示装置は、ゲート信号線GLあるいはドレイン信号線DLと前記導電層との間に第1保護膜PSV1および第2保護膜PSV2を介在させることによってそれらの間に発生させる容量を小さくできるとともに、画素電極PXと対向電極CTとの間に第1保護膜PSV1のみを介在させることによってそれらの間の電界を液晶LC側へ強く発生させることができる効果を奏する。

〔上記各実施例の特性比較〕

第35図は、上記実施例1、実施例2、実施例4、実施例5、および実施例6の各構成における印加電圧に対する透過率の特性を示したグラフを示している。

ここで、各実施例の液晶表示装置は、いわゆる15形XGA規定のも

ので、ゲート信号線GLの幅を $10\mu\text{m}$ 、ドイレン信号線DLの幅を $8\mu\text{m}$ としたものを対象としている。

第35図では、比較のため、上記各実施例の他に、TN型のTFT-LCDおよびIPS型のTFT-LCDの特性をも示している。

5 第35図から、実施例1においてはその開口率が60%、実施例2においてはその開口率が70%、実施例4においてはその開口率が50%、実施例5および6においてはその開口率が80%になることが確認される。

10 ここで、実施例5および6の場合に開口率が特に高いのは従来用いられていたブラックマトリックスを不要とした構成としたことによる。

また、実施例6の場合、実施例5と比較して駆動電圧を低くできるのは、画素領域において第2保護膜PSV2が形成されていない構成となっていることによる。

15 上記特性は主に負の誘電異方性を有する液晶材料を用いて作成した素子の特性である。一方、正の誘電異方性を有する液晶材料を用いた場合、各実施例の透過率の最大値がそれぞれ0.5%低下したが、逆に、しきい値電圧が0.5V低下する効果が得られた。

#### 〔実施例7〕

20 第36図は、本発明による液晶表示装置の他の実施例を示した平面図で、上述した各実施例をいわゆるマルチドメイン方式の液晶表示装置に適用した場合を示したものである。

25 ここで、マルチドメイン方式とは、液晶の広がり方向に発生する電界（横電界）において、各画素領域内に該横電界の方向が異なる領域を形成するようにし、各領域の液晶の分子の振じれ方向を逆にするにより、たとえば表示領域を左右からそれぞれ観た場合に生じる着色差を相殺させる効果を奏するようになる。

第36図は、例えば第1図に対応した図となっており、一方向に延在しそれと交差する方向に並設させた帯状の各画素電極PXを、前記一方向に対して角度 $\theta$ （P型液晶で、配向膜のラビング方向をドレイン信号線の方向と一致つけた場合、 $5 \sim 40^\circ$ が適当）に傾けて延在された後に角度 $(-2\theta)$ に屈曲させて延在させることを繰り返してジグザグ状に形成したものとなっている。

この場合、対向電極CTは画素領域の周辺を除く領域に形成され、この対向電極CTに上述した構成の各画素電極PXが重畳するように配置させるだけで、マルチドメイン方式の効果を奏することができる。

10 特に、画素電極PXの屈曲部において対向電極CTとの間に発生する電界は、画素電極PXの他の部分において対向電極CTとの間に発生する電界と全く異なることなく発生することが確かめられている。従来はいわゆるディスクリネーション領域と称され、液晶の分子の振じれの方がランダムになって不透過部が発生していた。

15 このため、画素電極PXの屈曲部の近傍において光透過率の低下というような不都合が生じないという効果を奏する。

なお、この実施例では、画素電極PXは第36図中y方向に延在させて形成したものであるが、図中x方向に延在させるようにし、それに屈曲部を設けてマルチドメイン方式の効果を得るようにしてもよい。

20 また、この実施例では、画素電極PXに屈曲部を設けてマルチドメイン方式の効果を得るようにしたものである。

しかし、画素電極PXを少なくとも画素領域の周辺を除く全域に形成し、例えば第28図に示したように、対向電極CTを一方向に延在させその方向に交差する方向に並設させた構成のものにあつては、該対向電極に屈曲部を設けてマルチドメイン方式の効果を得るようにしてもよいことはいうまでもない。

## 〔実施例 8〕

第 3 7 図は、本発明による液晶表示装置の他の実施例を示す平面図で、第 2 7 図と対応した図となっている。

5      なお、第 3 7 図中、3 8 - 3 8 線における断面図、3 9 - 3 9 線における断面図を、それぞれ第 3 8 図及び第 3 9 図に示している。

第 2 7 図と同符号のものは同一の材料から構成されている。第 2 7 図との構成上の相違は、画素電極 P X にある。

10      この画素電極 P X は、対向電極 C T と重畳される部分においてその周辺を除く部分に開口が形成されて構成されている。このため、一方向に延在する対向電極 C T の中心軸は前記画素電極 P X の開口の中心軸とほぼ一致づけられ、該対向電極 C T の幅を W とした場合、前記開口の幅はそれよりも小さい L L として形成されている。

15      このように構成した場合、該画素電極 P X と対向電極 C T との間に発生する電界の分布は第 2 7 図におけるそれ全く同様にして発生できるようになっている。

そして、前記開口を設けることによって、その分だけ画素電極 P X と対向電極 C T との間の容量を小さくすることができる効果を奏する。

20      上述したように、画素電極 P X と対向電極 C T との間の容量は、画素電極 P X に供給される映像信号を比較的長く蓄積させるためにある程度は必要となるが、必要以上に大きくなることによって、信号の遅延による表示の輝度ばらつきが発生することから、前記開口を適当な大きさにすることによって該容量を最適な値とすることができるようになる。

25      ここで、前記画素電極 P X に形成する開口によって該画素電極 P X と対向電極 C T との間に発生する容量の値を設定しようとする場合、該画素電極 P X に対する対向電極 C T の位置ずれによって、所定の容量値が得られないことが考えられる。

この場合、例えば第 4 2 図に示すように、画素電極 P X の開口における一対の辺部（この図では位置ずれの不都合の顕著さを考え、図中 y 方向に平行な辺を例にとっている）をたとえばジグザク状に形成し、各辺のそれぞれに山部（凸部）および谷部（凹部）が形成される開口を形成する。

画素電極 P X と対向電極 C T とが、第 4 2 図（a）に示すように位置ずれなく配置された場合、それらの容量の値は、それらの重畳された面積で決定されることになる。

そして、画素電極 P X に対して対向電極 C T が、第 4 2 図（b）に示すように x 方向に位置ずれが生じた場合にも、それらの重畳される面積が不変であり、容量の値に変化が生じない。

一方の辺の山部が引っ込んだ場合に他方の辺の山部が突き出す関係が生じるからである。

このことから、開口のパターンは上述したものに限定されることはなく、たとえば一方の電極の位置ずれに対して、該位置ずれの方向に交差する開口辺の一方の辺に該電極側へ突き出す凸部が形成され、また他方の辺に該電極に対して引っ込む凸部が形成されていればよい。

なお、このような構成は、第 2 7 図の構成を前提とするものではなく、上述した各実施例の全てに適用できるものである。例えば、対向電極 C T が少なくとも画素領域の周辺を除く全域に形成されている構成となっている場合、この対向電極 C T において、画素電極 P X と重畳される部分においてその周辺を除く部分に開口を形成するようにしてもよい。さらに、この場合の一方の電極の開口は、その周辺において他方の電極と重畳するようになっているが、必ずしも重畳されていなくてもよいこと

はいうまでもない。

〔実施例 9〕

第40図は、本発明による液晶表示装置の他の実施例を示す平面図で、その41-41線における断面図を第41図に示している。

第40図及び第41図は、実施例5（図27～図30）の改良として説明した図で、その特徴点はたとえば合成樹脂膜で構成される第2保護膜PSV2にスペーサとしての機能ももたせるようにしたものである。

ここで、スペーサは、一方の透明基板側に対して他方の透明基板を精度よいギャップを保持して支持するもので、表示領域の全域に及んで液晶の層厚を均一にさせることが要求される。

この実施例では、たとえばゲート信号線GLの一部に重畳する領域に該スペーサの形成領域を設け、このスペーサは第2保護膜PSV2と一体に形成された突起部として構成されている。

このスペーサを設ける個所は各画素領域において同一の場所とすることによって、表示領域の全域に及んで液晶の層厚を均一にすることができる。同一の場所であれば、その部分の積層構造が同一であるからである。

このスペーサは、たとえば第2保護膜PSV2を形成する際に、まず、光感光性の合成樹脂膜をスペーサの高さ分を加算させた膜厚で形成し、その後、たとえばスペーサの形成領域に強い光を、そしてスペーサの形成領域外の領域に弱い光を選択的に照射させ、現像工程を経ることによって形成できるようになる。

このように形成される各スペーサは、同じ高さのものが精度よく得られるようになることから、各透明基板の間のギャップを表示領域の全域にわたって均一に保持させることができるようになる。

なお、この実施例では、スペーサの形成後において、対向電極を形成する必要があるが、たとえ、スペーサの頂面において該対向電極の材料が残存したとしても、いわゆるフィルタ基板の側には電極が配置されて

いない構成となっていることから、それによる不都合は生じないように  
なっている。

また、この実施例では、実施例 5 の改良として説明したものであるが、  
この実施例に限定されることはないことはいうまでもない。

- 5      液晶に近い層として合成樹脂膜を形成する必要がある場合には、それ  
と一体にスペーサを形成できる効果を有するが、そうでない場合であつ  
ても、いずれか一方の透明基板に固定されたスペーサを形成することは、  
各透明基板の間のギャップを精度よく均一にできるからである。

〔実施例 10〕

- 10      第 4 3 図は本発明による液晶表示装置の他の実施例を示す断面図であ  
る。

第 4 3 図は実施例 5 と比較してさらに改良された構成を示すもので、  
第 2 7 図の 2 8 - 2 8 線に沿った別の断面図を示している。なお、画素  
領域を示す平面図は実施例 5 の第 2 7 図と同一構成となる。

- 15      実施例 1 との構成上の相違は、まず、対向電極 C T の下部であり、画  
素電極 P X を絶縁分離している保護絶縁膜 P S V 2 が対向電極 C T ある  
いは対向電圧信号配線 C L をマスクとして掘るように加工されている。

- 20      この加工により、ドレイン信号線 D L と対向電圧信号配線 C L の間の  
絶縁膜 P S V 2 は厚く、同様に、対向電極 C T と画素電極 P X と直接重  
なる領域の絶縁膜は厚く形成され、対向電極 C T 間の間隔部分の絶縁膜  
P S V 2 は薄く形成される。

上記加工の効果は、厚く形成された絶縁膜は、薄膜トランジスタ T F  
T の負荷の容量を低減させる、あるいはドレイン信号線 D L の負荷容量  
を低減せしめる。

- 25      一方、薄く形成された絶縁膜 P S V 2 は画素電極 P X と対向電極 C T  
間の絶縁膜による電圧降下を低減し、液晶に十分な電圧を印加すること

が可能となり、液晶のしきい電圧を低減できる。

また、上記絶縁膜 P S V 2 の加工は対向電極 C T をマスクとして加工するので、この対向電圧 C T と自己整合的に加工され、表示むらが極めて発生しにくい。

- 5      以上、実施例 1 乃至 1 0 を参照して説明したことから明らかなように、本発明による液晶表示装置によれば、極めて性能の高いものが得られるようになる。

〔実施例 1 1〕

- 10      第 4 4 図は本発明による液晶表示装置の他の実施例での画素領域における構成図であり、液晶を介して互いに対向配置される一对の透明基板の一方の透明基板を液晶側から見た平面図である。また、第 4 5 図は第 4 4 図の 4 5 - 4 5 線における断面を示した図である。

- 15      まず、第 4 4 図において、透明基板 S U B 1 上に図中 x 方向に延在され y 方向に並設されるゲート信号線 G L がたとえばクロム (C r) で形成されている。このゲート信号線 G L は後述するドレイン信号線 D L とで矩形状の領域を形成し、その領域は画素領域を構成するようになっている。

- 20      この画素領域には、ゲート信号線 G L とともに、前記ゲート信号線 G L との接続及び前記ドレイン信号線 D L (後の工程で形成される) との重畳が回避されるようにして、対向電圧信号線 C L が形成されている。対向電圧信号線 C L は、ゲート信号線 G L と同一の材料で形成してよい  
25      ため、ゲート信号線 G L と同一の工程で設けられる。第 4 4 図に示されるように、この対向電圧信号線 C L は、画素領域の中央において図中 y 方向に走行する帯状の導電層 C L' と、この導電層に接続されて画素領域の周辺に沿って形成された枠体状の導電層 C L'' とから構成され、この画素領域を間にした左右の画素領域における対向電圧信号線 C L とは



図中x方向に延在する対向電圧信号線CLによって互いに接続されるようになっている。この対向電圧信号線CLは、後述する対向電極CTに対向電圧信号を供給するための信号線として機能するが、遮光膜としての機能をも有するようにして形成されている。この遮光膜としての機能

5 の詳細については後述する

さらに、該画素領域には、その僅かな周辺部を除く中央部の全域に、透明導電体であるたとえばITO1 (Indium-Tin-Oxide) からなる対向電極CTが形成されている。本実施例並びに後述の実施例12～15においては、基板主面側に設けられる透明導電体からなる対向電極CT

10 (ITO1) の輪郭を太線で示す。この対向電極CT (ITO1) は、これより基板主面から離れた他の透明導電体の膜 (画素電極PX (ITO2)) に少なくとも一部が覆われる。透明導電体としては、本実施例にて用いたITOに代えて、例えば、IZO (Indium-Zinc-Oxide) やイオン・コーティングなどで得られる金属の薄膜等、これに入射する光を

15 十分な強度で出射できるように形成された導電膜 (例えば、入射光の少なくとも60%を透過させ得る) を用いてもよい。

この対向電極CTはその周辺部が前記対向電圧信号線CLの枠体状の導電層の内側の周辺部に直接に重畳するように形成され、これにより該対向電極CTに対向電圧信号線CLから供給される対向電圧が印加されるようになっている。これらのゲート信号線GL、対向電圧信号線CL、および対向電極CTをも被って透明基板SUB1の上面の全域には、たとえばSiNからなる絶縁膜GIが形成されている。この絶縁膜GIは、後述のドレイン信号線DLに対しては対向電圧信号線CLおよびゲート信号線GLの層間絶縁膜としての機能を、後述の薄膜トランジスタTF

20 Tの形成領域においてはそのゲート絶縁膜としての機能、後述の容量素子Cstgの形成領域においてはその誘電体膜としての機能を有するよ

25

うになっている。

第44図の左下に示されるように、ゲート信号線GLの一部に重畳される薄膜トランジスタTF Tの部分の前記絶縁膜GI上には、例えばa-Siからなる半導体層ASが形成されている。

5 この半導体層ASの上面にソース電極SD 2およびドレイン電極SD 1が形成されることによって、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタが形成されることになる。そして、このソース電極SD 2およびドレイン電極SD 1はドレイン信号線DLと同時に形成されるようになっている。

10 すなわち、第44図においてy方向に延在されx方向に並設されたドレイン信号線DLが形成され、このドレイン信号線DLの一部が前記半導体層ASの表面にまで延在されることによって薄膜トランジスタTF Tのドレイン電極SD 1を構成するようになっている。

また、該ドレイン信号線DLの形成の際にソース電極SD 2が形成され、このソース電極SD 2は画素領域内の一部にまで延在されて後述の画素電極PXとの接続を図るコンタクト部をも一体的に形成されるようになっている。

15 なお、半導体層ASの前記ソース電極SD 2およびドレイン電極SD 1との界面にはたとえばn型不純物がドーピングされたコンタクト層d 0が形成されている。

20 このコンタクト層d 0は、半導体層ASの表面の全域にn型不純物ドーピング層を形成し、さらにソース電極SD 2およびドレイン電極SD 1の形成後において、該各電極をマスクとしてこれら各電極から露出された半導体層ASの表面のn型不純物ドーピング層をエッチングすることによって形成されるようになっている。

25 なお、この実施例では、半導体層ASは薄膜トランジスタTF Tの形

成領域ばかりでなく、ドレイン信号線DLに対するゲート信号線GL、対向電圧信号線CLとの交差部にも形成されている。層間絶縁膜としての機能を強化せしめたためである。

そして、このように薄膜トランジスタTFTが形成された透明基板S  
5 UB1の表面には、該薄膜トランジスタTFTをも被ったたとえばSiNからなる保護膜PSVが形成されている。薄膜トランジスタTFTの液晶LCとの直接の接触を回避するためである。

さらに、この保護膜PSVの上面には画素電極PXがたとえばITO  
2 (Indium-Tin-Oxide) からなる透明な導電膜によって形成されている。

10 そして、この画素電極PXはその一部において、前記保護膜PSVに形成されたコンタクト孔を通して前記薄膜トランジスタTFTのソース電極SD2の延在部と接続されるようになっている。

この画素電極PXは、画素領域のほぼ中央において第44図中y方向に延在する対向電圧信号線CL'上で屈曲部を有する複数の第1の電極  
15 PX'と、これら第1の電極PX'の各端部をそれぞれ接続する棒体状の第2の電極PX''とから構成されている。換言すれば、第1の電極PX'は、前記対向電極信号線CL'によって画される一方の画素領域側において、該対向電極信号線CL'に対して( $-\theta$ :  $\theta < 45^\circ$ )の傾きを有して図中y方向に等間隔に配置され、また、他方の画素領域側に  
20 おいて、該対向電極信号線に対して( $+\theta$ :  $\theta < 45^\circ$ )の傾きを有して第44図中y方向に等間隔に配置されているとともに、各画素領域の対応する電極どうしは該対向電極信号線CL'上で互いに接続された構成となっている。

このように第1の電極CL'に屈曲部を設けているのはいわゆるマルチドメイン方式を採用するものであり、一方の傾き( $-\theta$ )を有する画  
25 素電極と他方の傾き( $+\theta$ )を有する画素電極のそれぞれの対向電極C

T に対して発生する電界の方向を異ならしめ、液晶分子の捻じれ方向を逆にすることにより、たとえば表示領域を左右からそれぞれ観た場合に生じる着色差を相殺させる効果を奏するためである。

この第 1 の電極 P X' の各々の屈曲部は、上述した対向電圧信号線 C L のうち、画素領域の中央において y 方向に延在する信号線 C L' に重畳するようにして位置づけられている。

第 1 の電極 P X' の屈曲部の近傍は、この部分において電界の方向がランダムとなり、厳密な横電界がかからない不透過領域（以下、この領域をディスクリネーション領域と称する）が発生することから、この領域を該信号線 C L' によって遮光する構成としたものである。

また、前記第 1 の電極 P X' は、その屈曲部を中心として電極の広がり角は  $2\theta$  ( $< 90^\circ$ ) であり、鋭角となっている。

このようにした場合、この屈曲部において対向電極 C T との間に比較的強い電界がかかり易くなり、液晶分子の回転を高速に行わしめることができるようになる。このため、この屈曲部を起点として、その周りひいては画素領域の全域に及んで液晶分子の回転の高速化を波及せしめることができ、結果としてレスポンスの高速化を図った表示を達成せしめる効果を奏するようにできる。

また、画素電極 P X のうち第 2 の電極 P X'' は、前記対向電圧信号線 C L のうち枠体状に形成された信号線 C L'' の内側の周辺部に重畳された枠体状の電極 P X'' からなり、前記第 1 の電極 P X' の延在端と接続された構成となっている。

第 2 の電極 P X'' のうち第 4 4 図中 y 方向に延在する部分と、それに隣接して配置されるドレイン信号線 D L との間には、上述した対向電圧信号線 C L'' が図中 y 方向に延在されて形成されている。

この対向電圧信号線 C L'' は、ドレイン信号線 D L との間の隙間をな

るべく小さくするようにして、その幅が大きく形成されている。

換言すれば、画素電極 P X のうち第 4 4 図中 y 方向に延在する電極 P X' と、それに隣接して配置されるドレイン信号線 D L との間の隙間は該対向電圧信号線 C T' によって遮光されている構成となっている。

- 5     ドレイン信号線 D L からはそれに供給される映像信号によって電界が発生し、この電界は対向電圧信号線 C T' 側へ終端させるようにするとともに、該電界によって変化する液晶の光透過率の変化による光透過を遮光させんとする趣旨である。

- 10    このように構成された画素電極 P X は、次のような種々の効果を奏するようになっている。

まず、対向電極 C T との間で発生する電界の方向を異ならしめる領域は、画素領域を二分割して形成しているため、各画素電極 P X (第 1 の電極 P X') の屈曲部はそれぞれ一つとなり、その総数は該第 1 の電極 P X' の数に相当することになる。

- 15    従来、例えば、第 4 4 図中 y 方向に延在され x 方向に並設された各画素電極のそれぞれを、その長手方向に沿って右側へ傾斜させた後に左側へ傾斜させ、さらに右側へ傾斜させることを繰り返した、いわゆるジグザグ形状にしたもの比べ、該電極の屈曲部を大幅に減少させた構成とすることができるようになる。

- 20    このため、該電極 P X' の屈曲部において、ディスクリネーション領域が発生するのを大幅に減少させることができるようになる。

- また、画素電極 P X を、前記第 1 の電極 P X' の他に、画素領域の周辺に枠体状に配置される第 2 の電極 P X'' を新たに設けることにより、この第 2 の電極 P X'' と対向電極 C T との間にも横電界が発生するよう  
25    になる。

従来、上述したようなジグザグ形状の画素電極では、隣接するドレイ

ン信号線との間に小さなスペースと大きなスペースとが交互に形成され、このうち大きなスペースにおいては十分な横電界が発生しないいわゆるデッドスペースが生じていた。

このため、本実施例のように構成することにより、上述したデッドスペースの発生を抑制でき、実質的な画素領域の拡大を図ることができるようになる。

なお、この第2の電極P X”は、薄膜トランジスタT F Tのソース電極S D 2を介して第1の電極P X’のそれぞれに映像信号を供給させる機能をも有する。

10 このため、この機能を充足する限り、第2の電極P X”は必ずしも画素領域の周辺に沿った枠体状の形状に形成する必要がないことはいうまでもない。

たとえば、第44図の第2の電極P X”において、図中x方向に平行に位置づけられるもののうち、図中上側（薄膜トランジスタT F Tと反対側）のものを特に形成しなくても十分な効果が得られるようになる。このように画素電極P Xが形成された透明基板S U B 1の表面には該画素電極P Xをも被って配向膜（第44図及び第45図には図示せず、実施例1参照）が形成されている。この配向膜は、図中y方向にラビング処理がなされた液晶L Cと直接に接触する膜で、該液晶L Cの初期配向方向を決定づけるものとなっている。

なお、上述した実施例では、画素電極P Xを透明な電極として構成したものであるが、必ずしも透明でなければならないことはなく、例えばC rのような不透明の金属材料であってもよい。これによって開口率が若干低下するが、液晶L Cの駆動においては全く支障がないからである。

25 また、このように構成された透明基板S U B 1はいわゆるT F T基板と称され、このT F T基板と液晶L Cを介して対向配置される透明基板

はフィルタ基板と称されている。フィルタ基板は、その液晶側の面に、まず、各画素領域を画するようにしてブラックマトリックスが形成され、このブラックマトリックスの実質的な画素領域を決定する開口部にはそれを被ってフィルタが形成されるようになっている。そして、ブラックマトリックスおよびフィルタを被って、例えば樹脂膜からなるオーバーコート膜が形成され、このオーバーコート膜の上面には配向膜が形成されている。これらの詳細は、実施例 1 にて述べたとおりである。

#### 〔実施例 1 2〕

第 4 6 図は、本発明による液晶表示装置の他の実施例を示す図で、図 1 に対応した図面となっている。また、第 4 7 図は第 4 6 図の 4 7 - 4 7 線における断面を示す図である。

第 4 4 図と異なる構成は、まず、屈曲部を有する画素電極 P X の該屈曲部の近傍を遮光する部材として、ドレイン信号線 G L とともに形成される（したがって該信号線と材料が同一）導電層 C L を用いていることにある。

この導電層 C L は対向電圧信号線 L C を構成するものであり、このため、透明電極を構成される対向電極 C T は、この対向電圧信号線 L C の上層（下層であってもよい）に重畳されて形成されるようになっている。

また、該導電層 G L' は、画素領域のほぼ中央を y 方向に走行して形成されているため、その両脇に位置づけられる各ドレイン信号線 G L とのショートのないように形成することができるようになる。

#### 〔実施例 1 3〕

第 4 8 図は、本発明による液晶表示装置の他の実施例を示す図で、第 4 4 図に対応した図となっている。

第 4 4 図との構成上の相違は画素電極 P X に見られ、屈曲部を有する複数の第 1 の電極 P X' の各端部をそれぞれ接続する棒体状の第 2 の電

極 P X” の図中 y 方向に延伸する部分に代えて、当該画素電極の中央部を図中 y 方向に延伸する第 3 の電極 P X 3 を設けている。

このように構成した場合にも、画素領域の全域にわたって画素電極をデッドスペースなく形成することができるようになる。

5   〔実施例 1 4〕

第 4 9 図は、本発明による液晶表示装置の他の実施例を示す図で、第 4 4 図に対応した図となっている。

第 4 4 図と異なる構成は、画素領域において電界の方向が異なる領域をこの図中 x 方向に平行な境界によって二分割したことにある。

10   このため、屈曲部を有する画素電極 P X（第 1 の電極 P X’）は、一方の画素領域において図中 x 方向に対して（ $-\phi : \phi > 45^\circ$ ）の角度を有して配置され、他方の画素領域において（ $+\phi : \phi > 45^\circ$ ）の角度を有して配置されるときともに、該境界部において対応する画素電極が互いに接続されたパターンを有している。

15   このようにした場合においても、デッドスペースの縮小化、および画素電極の第 1 の電極 P X’ の屈曲部の数の減少化を図ることができるようになる。

また、このようにした場合、配向膜の初期配向方向（図中 y 方向）と各電界の方向との最も好ましい設定から、第 1 の電極はその屈曲部における開き角度（ $2\phi$ ）は鈍角となるように設定できるようになる。

20   このため、画素電極（第 1 の電極）の屈曲部におけるいわゆるディスクリネーション領域の発生の減少化を図ることができるようになる。

このことから、この実施例の場合、各画素電極の屈曲部における遮光手段を備えた構成とはなっていないが、ディスクリネーション領域の完全なる発生の防止のため該遮光手段を設けるようにしてもよいことはいうまでもない。



なお、第49図中、その第2の電極PX”において、図中x方向に平行に位置づけられるもののうち、図中上側（薄膜トランジスタTF Tと反対側）のものを特に形成しなくても十分な効果が得られることはいうまでもない。

#### 5 〔実施例15〕

第50図は、本発明による液晶表示装置の他の実施例を示す図で、第44図に対応した図となっている。

第44図との構成上の相違は、対向電圧信号線CLと対向電極CTとの接続にある。本実施例では、ゲート信号線GLにクロム（Cr）系の合金を用い、基板上にゲート信号線GLのパターンを形成した後、SiNx等からなるゲート絶縁膜GIの成膜の前に対向電極CT（ITO1）を形成する。例えば、第13図において、（B）の工程が（A）の工程より前となる（（A）工程と（B）工程との順序が逆転する）。対向電極CTをなすITO膜は、ブラックマトリクスBMの開口（その輪郭を破線で図示）により規定される画素の中心にて、対向電圧信号線CLをなすCr膜と直に接触する。

第50図には、液晶層の光透過率を変調するために液晶分子を回転駆動させる電場の印加方向、ドレイン信号線（映像信号線、データ線とも呼ぶ）から上記画素（破線BMの枠に囲まれた領域）に洩れる電場の方向、及び図示された電極構造を覆う配向膜（図示せず）をラビング処理するときのラビングローラの進行方向（所謂ラビング方向）が夫々太線の矢印で示されている。

本実施例では、液晶分子を回転駆動する電場は、図の上下方向（ドレイン信号線DLの延伸方向）に沿って印加される。このため、ドレイン信号線から図の左右方向に画素へ漏洩する電場（電気力線）が液晶分子の回転駆動に与える影響が低減され、縦スメア（Smear）による画質の

劣化が抑えられる。液晶分子を回転駆動させる電場の方向（「液晶への電場印加方向」の矢印）とドレイン信号線DLから画素に漏洩する電場の方向（「ドレイン線からの電場方向」を示す矢印）とが交差する角度が大きいほど、上述の縦スマアの発生は抑えられる。この交差角度が小さい場合、ドレイン信号線DLと画素との間に、対向電極CT又は画素電極PXをドレイン信号線DLに沿って設けることにより、ドレイン信号線DLから画素への漏洩電場を遮蔽する必要がある。しかし、本実施例では、櫛歯状に並ぶ画素電極PX（ITO2）をドレイン線と十分な大きさの角度を以って交差するように配置したため、この遮蔽構造が不要となる。この特徴は、第50図に示す画素の左上及び右下にみられ、画素自体の開口率（液晶分子の回転駆動により変調される光を透過できる面積）を大きくする。

また、本実施例によれば、基板主面からみて一方の透明導電体の膜ITO1より離れて形成された他方の透明導電体の膜ITO2（その断面構造から見て、上部ITO層ともよぶ）により構成される電極構造の設計自由度が高くなる。このため、ドレイン信号線DLの延伸方向に交差する（望ましくは略直交する）方向に沿ってこれから供給される電圧信号を画素電極PXに印加するように画素全体を設計することができる。

なお、本実施例においては、ドレイン信号線DLに対して画素電極PXの櫛歯の延伸方向が直交していないため、ラビング方向（これに沿った方向に、電場が印加されない状態での液晶分子が配向する）をドレイン信号線に対して直交する方向に設定することができる。

上述した実施例11乃至14では、対向電極CTは画素領域の僅かな周辺を除く中央部の全域に及んで形成されたものである。

しかし、この対向電極CTは画素電極PXと重畳する部分に形成されていなくても、液晶の動作には全く影響がないことからこのように形成

してもよいことはいうまでもない。

また、上述した各実施例では、画素領域の僅かな周辺を除く中央部の全域に及んで形成された透明の電極を対向電極 C T とし、屈曲部が形成された電極を画素電極 P X として形成したものであるが、これに限定されることなく、画素領域の僅かな周辺を除く中央部の全域に及んで形成された透明の電極を画素電極 P X とし、屈曲部が形成された電極を対向電極 C T として形成するようにしてもよいことはいうまでもない。

以上、実施例 1 1 乃至 1 4 を参照して説明したことから明らかなように、本発明による液晶表示装置によれば、優れた品質の画像を表示することができるようになる。

## 請 求 の 範 囲

1. 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、前記絶縁膜は多層構造となっていることを特徴とする液晶表示装置。

2. 走査信号の供給によって駆動され、この駆動によって映像信号を画素電極に供給する薄膜トランジスタを備え、

前記絶縁膜は前記薄膜トランジスタのゲート絶縁膜の一部を構成する絶縁膜と該薄膜トランジスタの液晶との直接の接触を回避する保護膜との順次積層体からなることを特徴とする請求の範囲第1項に記載の液晶表示装置。

3. 前記画素電極と対向電極のうち一方の電極は少なくとも画素領域の周辺を除く領域に形成され、他方の電極は前記一方の電極に重畳されて一方向に延在され前記一方向と交差する方向に並設された複数の電極からなることを特徴とする請求の範囲第1項に記載の液晶表示装置。

4. 液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の各画素領域に、

ゲート信号線からの走査信号の供給によって駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に透明基板の面に沿う成分を含む電界を発生せしめる対向電極とを備え、

これら画素電極および対向電極は絶縁膜を介在させて形成され、この

うち一方の電極は他方の電極の周辺部であって少なくとも該一方の電極と重畳しない領域に形成された透明電極で構成されているとともに、

前記絶縁膜は、前記薄膜トランジスタのゲート絶縁膜として機能させる第1の絶縁膜と、この第1の絶縁膜とともに画素電極および対向電極との間の容量値を決定させる第2の絶縁膜との順次積層体から構成されていることを特徴とする液晶表示装置。

5 5. 前記ゲート絶縁膜は対向電極上に設けられた $\text{SiO}_2$ とその上部に設けられた $\text{SiN}$ の積層構造から構成されていることを特徴とする請求の範囲第4項に記載の液晶表示装置。

10 6. 液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の面に、互いに隣接する各画素領域の間に信号線が形成されているとともに、

前記各画素領域内に、層を異ならしめた一对の電極のうち一方の電極は他方の電極の周辺部であって少なくとも該一方の電極と重畳しない領域に形成された透明電極が配置される電極形成領域を備え、

15 この電極形成領域の周辺のうち前記信号線に近接する辺部に前記透明電極より光透光性の小さな層が形成されていることを特徴とする液晶表示装置。

7. ドレイン信号線に沿って配置される各画素領域に、該ドレイン信号線からの映像信号がスイッチング素子を介して印加される画素電極と、この画素電極との間に少なくとも液晶の広がり方向と平行な成分を含む電界を発生せしめる対向電極とを備え、

20 前記対向電極は、画素電極と層を異ならしめて形成され、該画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明電極で構成されているとともに、

前記ドレイン信号線に隣接する辺部に該対向電極よりも光透過性の小

さな材料で構成された導電層が形成されていることを特徴とする液晶表示装置。

8. 上記画素電極と導電層は互いに接続されていることを特徴とする請求の範囲第7項に記載の液晶表示装置。

5 9. 上記画素電極と導電層は絶縁層を介して配置されていることを特徴とする請求の範囲第7項に記載の液晶表示装置。

10 10. 液晶を介して対向配置される各透明基板のうち一方の透明基板の各画素領域にスイッチング素子と画素電極と対向電極とを備え、

ドレイン信号線からの映像信号が前記スイッチング素子を介して画素電極に印加されることによって、この画素電極と対向電極との間に電界を発生させるものであって、

前記対向電極は、画素電極と層を異ならしめて形成され、該画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明電極で構成されているとともに、

15 前記ドレイン信号線に隣接する辺部にこの辺部に接続された遮光性の導電層が形成され、

この導電層は、隣接する画素領域の対向電極に対向電圧信号を供給する対向電圧信号線の一部を構成することを特徴とする液晶表示装置。

20 11. 液晶を介して対向配置される各透明基板のうち一方の透明基板の各画素領域にスイッチング素子と画素電極と対向電極とを備え、

ドレイン信号線からの映像信号が前記スイッチング素子を介して画素電極に印加されることによって、この画素電極と対向電極との間に電界を発生させるものであって、

25 前記対向電極は、画素電極と層を異ならしめて形成され、該画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明電極で構成され、

この対向電極を下層にして前記ドレイン信号線に隣接する辺部に Al あるいは Al を含む材料からなる導電層が高融点金属層を介して重畳されていることを特徴とする液晶表示装置。

12. 上記高融点金属層は、Ti、Cr、Mo、Ta、Wのうちいずれか一つを含む金属層からなることを特徴とする請求の範囲第11項に記載の液晶表示装置。

13. 絶縁膜を介して、該絶縁膜の下層に形成される第1透明金属層からなる信号端子と、該絶縁膜の上層に形成される信号線とを備え、

前記信号端子はその一部に透明金属層以外の第1金属層が重ねて形成され、この第1金属層の一部を露呈させる前記絶縁膜のコンタクト孔を通して前記信号端子と信号線との電気的な接続がなされていることを特徴とする液晶表示装置。

14. 上記絶縁膜上には前記信号線を被って保護膜が形成され、この保護膜上には、前記第1金属層の一部を露呈させたコンタクト孔および前記信号線の一部を露呈させたコンタクト孔を通して該第1金属層と信号線との接続を図る第2透明金属層が形成されていることを特徴とする請求の範囲第13項に記載の液晶表示装置。

15. 上記第1金属層は Al あるいは Al を含む材料からなり、その上下面のそれぞれに少なくとも第1透明金属層および第2透明金属層と接続される部分に高融点金属層が設けられた多層構造からなることを特徴とする請求の範囲第14項に記載の液晶表示装置。

16. 液晶を介して対向配置される透明基板の一方の透明基板の液晶側の面に、

一方向に延在されて並設された第1信号線と、この第1信号線と層間絶縁膜を介して該第1信号線と交差する方向に延在されて並設される第2信号線とが形成され、

これら信号線で囲まれた各画素領域に、第1信号線および第2信号線のうちのいずれか一方の信号線からの走査信号の供給によって駆動するスイッチング素子を介して他方の信号線からの映像信号が供給される画素電極と、

- 5      この画素電極と層を異ならしめて形成され、該画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明の対向電極とを備え、

前記画素電極と対向電極との間に前記液晶の広がり方向に電界を発生せしめるとともに、

- 10      各画素領域の対向電極は、それと層を異ならしめる前記第1信号線と第2信号線のうちのいずれか一方の信号線と交差して互いに共通に接続されていることを特徴とする液晶表示装置。

17. 上記共通に接続された各対向電極は各画素領域の集合体である表示領域外から対向電圧信号が供給されることを特徴とする請求の範囲  
15      第16項に記載の液晶表示装置。

18. 液晶を介して互いに対向配置される透明基板の液晶側の面の各画素領域に、

該透明基板と平行な成分を有する電界を発生せしめる画素電極と対向電極とが備えられ、

- 20      該対向電極は、画素電極と層を異ならしめて形成され、該画素電極の周辺部であって少なくとも該画素電極と重畳しない領域に形成された透明の導電層から構成されているとともに、

一方向へ並設される各画素領域のほぼ中央を走行し、かつ前記対向電極に重ね合わされて形成される対向電圧信号線が備えられ、

- 25      この対向電圧信号線は該対向電極よりも抵抗の小さい材料で構成されていることを特徴とする液晶表示装置。



19. 上記画素電極は一方向へ延在されて該一方向と交差する方向へ並設された複数の電極からなり、これら各画素電極は対向電極に重ね合わされて配置されるとともに、

前記対向電圧信号線は前記各画素電極のうちの一つに重ね合わされて該一方向に延在されていることを特徴とする請求の範囲第18項に記載の液晶表示装置。

20. 上記一方向へ並設される各画素領域の画素電極にスイッチング素子を介して映像信号を供給するドレイン信号線を備え、

このドレイン信号線には対向電極と同一の材料からなる層が積層されていることを特徴とする請求の範囲第18項に記載の液晶表示装置。

21. 上記液晶を介して対向配置される透明基板のうちの一方の透明基板の液晶側の面に、隣接する各ゲート信号線と隣接する各ドレイン信号線とで囲まれた画素領域が形成され、

この画素領域内に、層を異ならしめて配置され、前記液晶の広がり方向に電界を発生せしめる画素電極と対向電極を備え、

前記画素電極および対向電極のうちのいずれか一方の電極は、前記ゲート信号線とドレイン信号線と異なる層に形成されているとともに、少なくとも画素領域の集合体である表示領域の全域に形成された透明からなる導電層に開口を設けて形成されていることを特徴とする液晶表示装置。

22. 上記、導電層に設けられる開口は、ドレイン信号線の延在方向に沿って延在され、該方向に交差する方向に並設されて形成されていることを特徴とする請求の範囲第21項に記載の液晶表示装置。

23. 表示領域の全域に形成された透明からなる導電層に開口を設けて形成された電極は対向電極とし、この対向電極は画素電極よりも液晶に近い側の層に形成されていることを特徴とする請求の範囲第21項に

記載の液晶表示装置。

24. 前記導電層は、対向電極の機能とともに、対向電圧信号線およびブラックマトリックスの機能をもたせていることを特徴とする請求の範囲第21項に記載の液晶表示装置。

5 25. 前記絶縁膜は第1絶縁膜と第2絶縁膜との順次積層体からなり、第2絶縁膜は、第1絶縁膜と比べて比誘電率が $1/2$ 以下、あるいは膜厚が2以上となっていることを特徴とする請求の範囲第24項に記載の液晶表示装置。

26. 液晶を介して対向配置される透明基板のうちの一方の透明基板  
10 の液晶側の面に、隣接する各ゲート信号線と隣接する各ドレイン信号線とで囲まれた画素領域が形成され、

この画素領域内に、層を異ならしめて配置され、前記液晶の広がり方向に電界を発生せしめる画素電極と対向電極を備え、

前記ゲート信号線およびドレイン信号線のうち少なくとも一方の信号  
15 線上に絶縁膜を介して導電層が形成されていることを特徴する液晶表示装置。

27. 前記導電層は画素電極と対向電極のうちのいずれかの電極と同層となっており、該電極と同一の材料で構成されていることを特徴とする請求の範囲第26項に記載の液晶表示装置。

20 28. 液晶を介して対向配置される透明基板のうちの一方の透明基板の液晶側の面に、隣接する各ゲート信号線と隣接する各ドレイン信号線とで囲まれた画素領域が形成され、

この画素領域内に、第1絶縁膜を介して配置され、前記液晶の広がり方向に電界を発生せしめる画素電極と対向電極を備え、

25 前記第1絶縁膜上に画素領域の部分に開口を有して前記ゲート信号線およびドレイン信号線のうち少なくとも一方を被う第2絶縁膜が形成さ

れ、この第2絶縁膜の表面に導電層が形成されていることを特徴する液晶表示装置。

29. 第2絶縁膜は、第1絶縁膜と比べて比誘電率が $1/2$ 以下、あるいは膜厚が2以上となっていることを特徴とする請求の範囲第28項  
5 に記載の液晶表示装置。

30. 前記導電膜は、画素電極と対向電極のうちいずれか一方の電極と一体的に形成され、この電極は、画素領域の集合体である表示領域の全域に形成された前記導電膜に開口を形成することによって形成されていることを特徴とする請求の範囲第28項に記載の液晶表示装置。

10 31. 液晶を介して対向配置される透明基板のうち一方の透明基板の液晶側の面の画素領域に、該液晶の広がり方向に電界を発生せしめる一対の電極が形成され、

この一対の電極は層を異ならしめて形成されているとともに、一方の電極は他方の電極の周辺部であって少なくとも該一方の電極と重畳しない領域に形成された透明電極で構成され、かつ、  
15

他方の電極は、一方の電極との間に発生する電界の方向を異ならしめる領域を構成するパターンで形成されていることを特徴とする液晶表示装置。

32. 液晶を介して対向配置される透明基板のうち一方の透明基板の液晶側の面の画素領域に、該液晶の広がり方向に電界を発生せしめる一対の電極が形成され、  
20

この一対の電極は層を異ならしめて形成されているとともに、一方の電極は他方の電極の周辺部であって少なくとも該一方の電極と重畳しない領域に形成された透明電極で構成され、かつ、

25 他方の電極は、一方向に対して角度 $\theta$ に傾けて延在された後に角度 $(-2\theta)$ に屈曲させて延在させることを繰り返したジグザグ状となっ

ていることを特徴とする液晶表示装置。

33. 液晶を介して対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、該透明基板と平行な方向に電界を発生せしめる一対の電極が形成され、

5 この一対の電極は層を異ならしめて形成されているとともに、

これら一対の電極のうち、一方の電極は一方向に延在され該方向に交差する方向に並設された複数の電極からなり、

他方の電極は、前記一方の電極と重畳する領域に開口が形成されて少なくとも画素領域の周辺を除く領域に形成された透明電極からなることを特徴とする液晶表示装置。

34. 他方の電極の開口が形成された周辺は一方の電極に重畳されていることを特徴とする請求の範囲第33項に記載の液晶表示装置。

35. 他方の電極の開口は、少なくともその長手方向に平行な各辺のそれぞれに凹凸が繰り返されるパターンで形成されていることを特徴とする請求の範囲第33項に記載の液晶表示装置。

36. 液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の面に複数の絶縁膜が積層され、

このうち液晶に近い側の絶縁膜は、他方の透明基板との間のギャップを保持する突起体が一体的に形成されていることを特徴とする液晶表示装置。

37. 液晶に近い絶縁膜は、光硬化性の樹脂膜で構成されていることを特徴とする請求の範囲第36項に記載の液晶表示装置。

38. 液晶を介して対向配置される各透明基板のうち一方の透明基板の液晶側の各画素領域に、

25 ゲート信号線からの走査信号の供給によって駆動される薄膜トランジスタと、この薄膜トランジスタを介してドレイン信号線からの映像信号

が供給される画素電極と、この画素電極との間に透明基板と平行な方向へ電界を発生せしめる対向電極とを備え、

これら画素電極および対向電極は層を異ならしめて形成され、このうち一方の電極は他方の電極の周辺部であって少なくとも該一方の電極と  
5 重畳しない領域に形成された透明電極で構成されているとともに、

ゲート信号線とドレイン信号線との層間絶縁を図る第1絶縁膜と、前記薄膜トランジスタを被って形成される第2絶縁膜と、画素電極と対向電極との層間絶縁を図る第3絶縁膜とを備え、

前記第3絶縁膜は、他方の透明基板との間のギャップを保持する突起  
10 体が一体的に形成されていることを特徴とする液晶表示装置。

39. 第3絶縁膜は、光硬化性の樹脂膜で構成されていることを特徴とする請求の範囲第38項に記載の液晶表示装置。

40. 液晶として、負の誘電異方性を有する液晶物質を用いたことを特徴とする請求の範囲第38項に記載の液晶表示装置。

15 41. ゲート信号線あるいはドレイン信号線がMo、Cr、Ti、Ta、Wを少なくとも一つ含む材料で構成されていることを特徴とする請求の範囲第38項に記載の液晶表示装置。

42. 液晶は電界が印加されていない際に黒表示がなされるノーマリブラックのものが用いられていることを特徴とする請求の範囲第38項  
20 に記載の液晶表示装置。

43. 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、

第1の電極と、この第1の電極に対して絶縁膜を介して下層に形成され該第1の電極との間で透明基板に平行な成分を有する電界を発生せし  
25 める第2の電極を備え、

前記第2の電極は第1の電極の周辺部であって少なくとも第1の電極

と重畳しない領域に形成された透明電極からなり、

重畳する第 1 の電極と第 2 の電極の間の絶縁膜の厚さが、前記第 2 の電極上で前記第 1 の電極が重畳していない領域の絶縁膜よりも厚いことを特徴とする液晶表示装置。

- 5      4 4 . 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の矩形状の画素領域に、

絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、

- 10      前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、

- 15      前記他方の電極は、その延在方向と直交する方向に並設された複数の電極であって、該延在方向を変える屈曲部を有する電極と、画素領域の周辺の少なくとも一部に直線的に延在する電極とから構成されていることを特徴とする液晶表示装置。

4 5 . 画素領域の周辺の少なくとも一部に直線的に延在する他方の電極は、延在方向を変える屈曲部を有する他方の電極と接続されていることを特徴とする請求の範囲第 4 4 項に記載の液晶表示装置。

- 20      4 6 . 画素領域の周辺の少なくとも一部に直線的に延在する電極は、屈曲部を有する電極に映像信号を供給する機能を兼ねていることを特徴とする請求の範囲第 4 5 項に記載の液晶表示装置特徴とする液晶表示装置。

- 25      4 7 . 上記画素領域の周辺に直線的に延在する他方の電極は枠体状となっていることを特徴とする請求の範囲第 4 5 項又は第 4 6 項に記載の液晶表示装置。

4 8 . 液晶を介して互いに対向配置される透明基板のうち一方の透明

基板の液晶側の矩形状の画素領域に、

絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、

- 5 前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、

- 前記他方の電極は、その延在方向と直交する方向に並設された複数の電極であって、該延在方向を変える屈曲部を有する第1の電極と、画素領域のほぼ中央に走行し前記各第1の電極を接続させる第2の電極とから構成されていることを特徴とする液晶表示装置。

49. 上記第1の電極は、画素領域を二等分させる境界部で屈曲部を有することを特徴とする請求の範囲第48項に記載の液晶表示装置。

50. 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、

絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、

- 20 前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、

- 前記他方の電極はその延在方向と直交する方向に並設された複数の電極から構成されているとともに、これら各電極は二分割された画素領域の境界部で屈曲したパターンとして形成されていることを特徴とする液晶表示装置。

51. 上記画素領域は分割は液晶の初期配向方向に対してほぼ交差す

る方向でなされているとともに、屈曲部を有する他方の電極の該屈曲部による開き角度は鈍角となっていることを特徴とする請求の範囲第50項に記載の液晶表示装置。

5 52. 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、

絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるとともに、

10 前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、

前記他方の電極はその延在方向を変える屈曲部を有するとともに、その屈曲部には絶縁膜を介した遮光性の部材が形成されていることを特徴とする液晶表示装置。

15 53. 上記他方の電極はその延在方向に直交する方向に並設された複数の電極からなり、これら各電極の屈曲部は画素領域のほぼ中央を横切る仮想の線上に位置づけられているとともに、遮光性の部材は前記仮想の線上に沿って形成されていることを特徴とする請求の範囲第52項に記載の液晶表示装置。

20 54. 上記遮光性の部材は、対向電極に対向電圧信号を印加する対向電圧信号線の一部として形成されていることを特徴とする請求の範囲第53項に記載の液晶表示装置。

55. 上記、液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の画素領域に、

25 絶縁膜を介して配置される画素電極と対向電極が形成され、これら各電極との間には透明基板に平行な成分を含む電界を発生せしめるととも



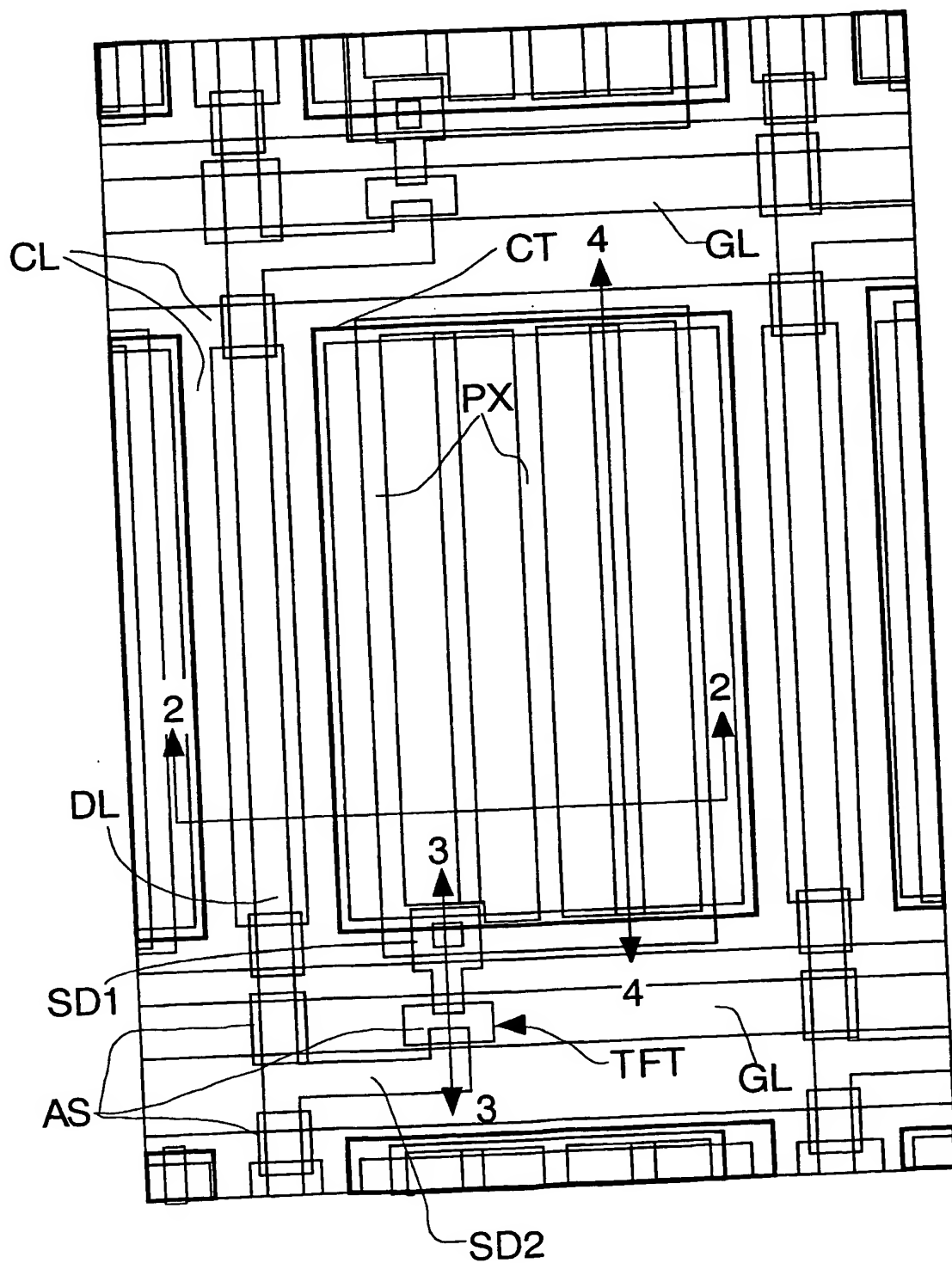
に、

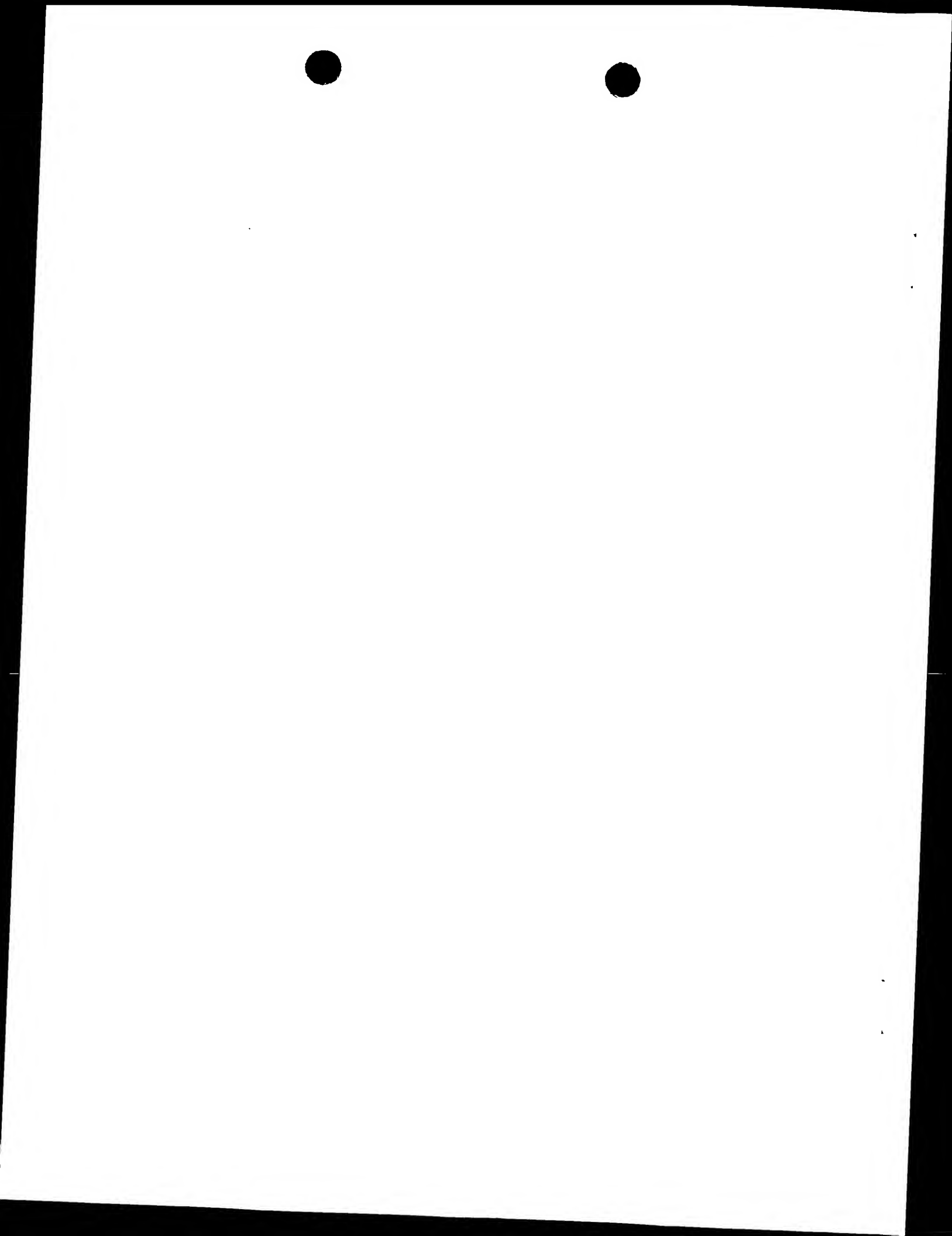
前記画素電極と対向電極のうち一方の電極は、他方の電極の周辺部であって少なくとも該他方の電極と重畳しない領域に形成された透明電極で構成され、

- 5 前記他方の電極はその延在方向を変える屈曲部を有するとともに、この屈曲部を中心とする電極の広がり角は鋭角となっていることを特徴とする液晶表示装置。

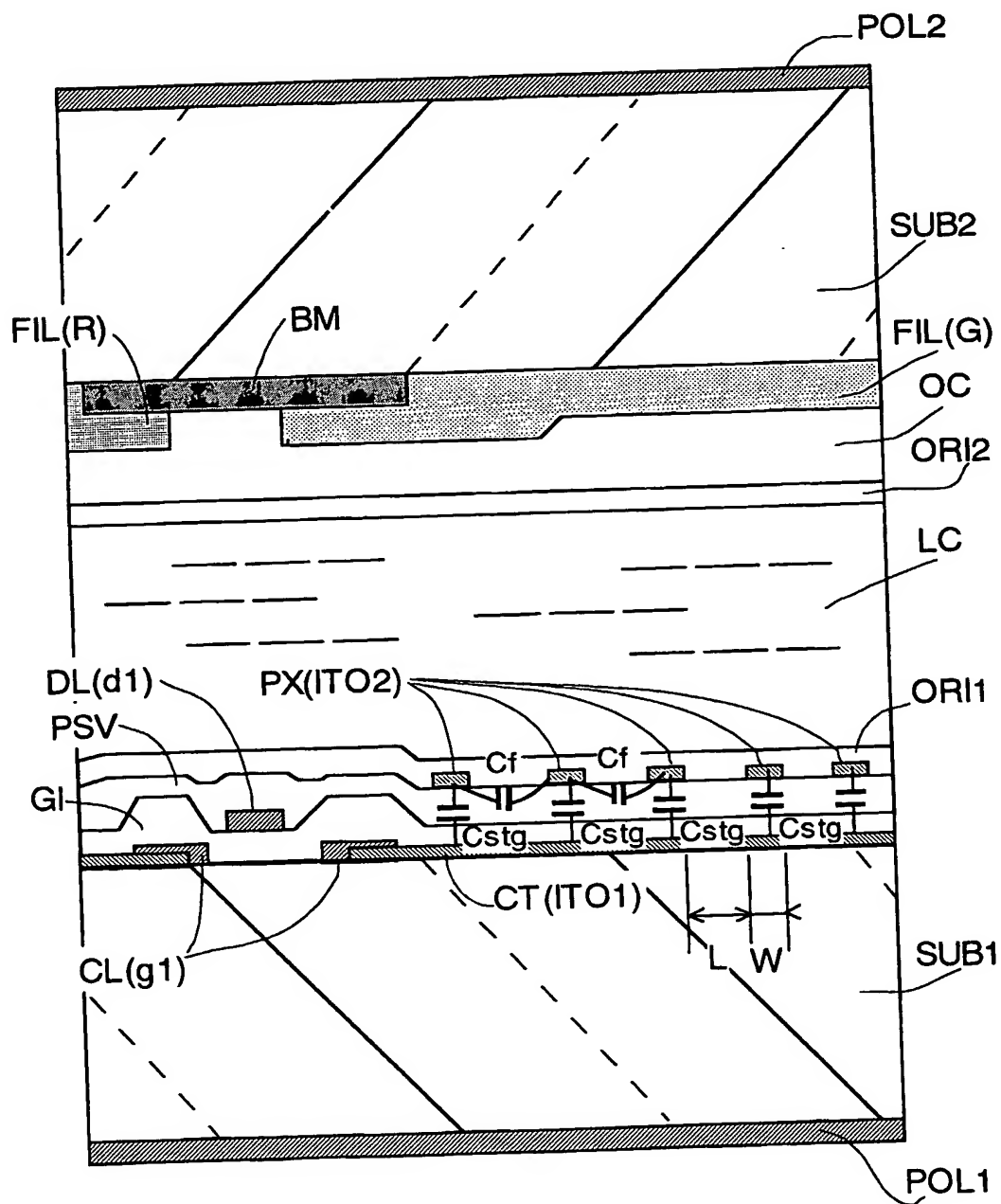


第1図



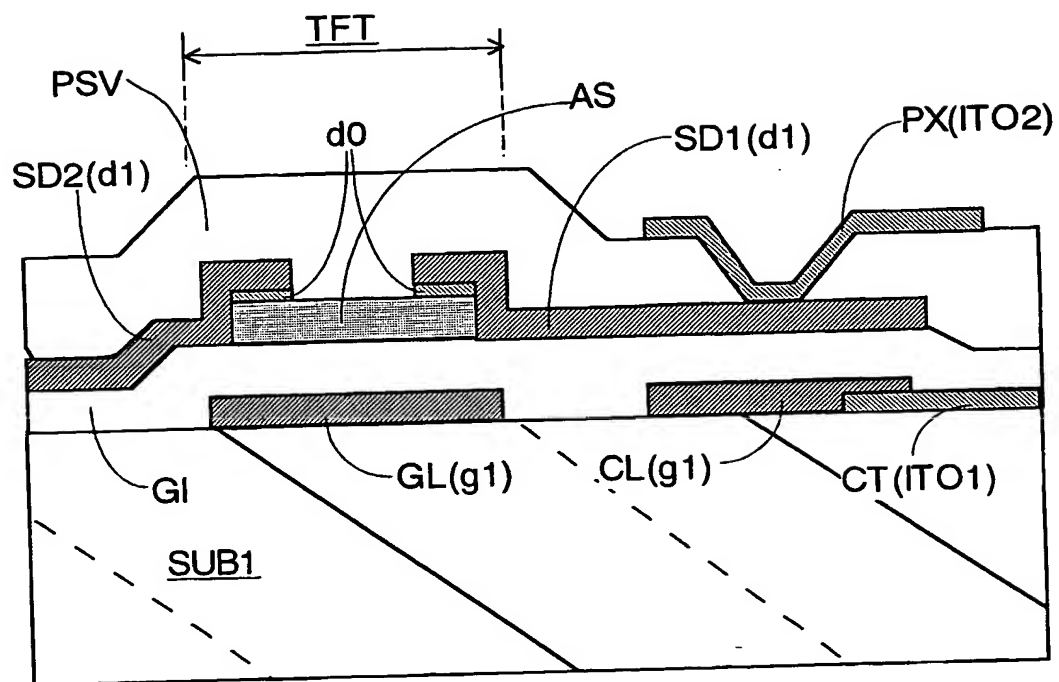


第2図





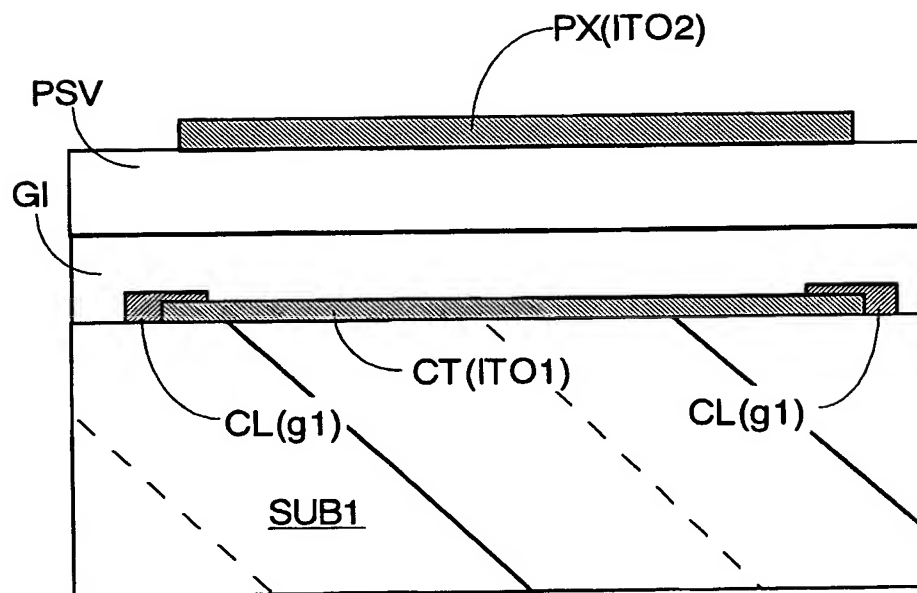
第3図







第4図





第5図

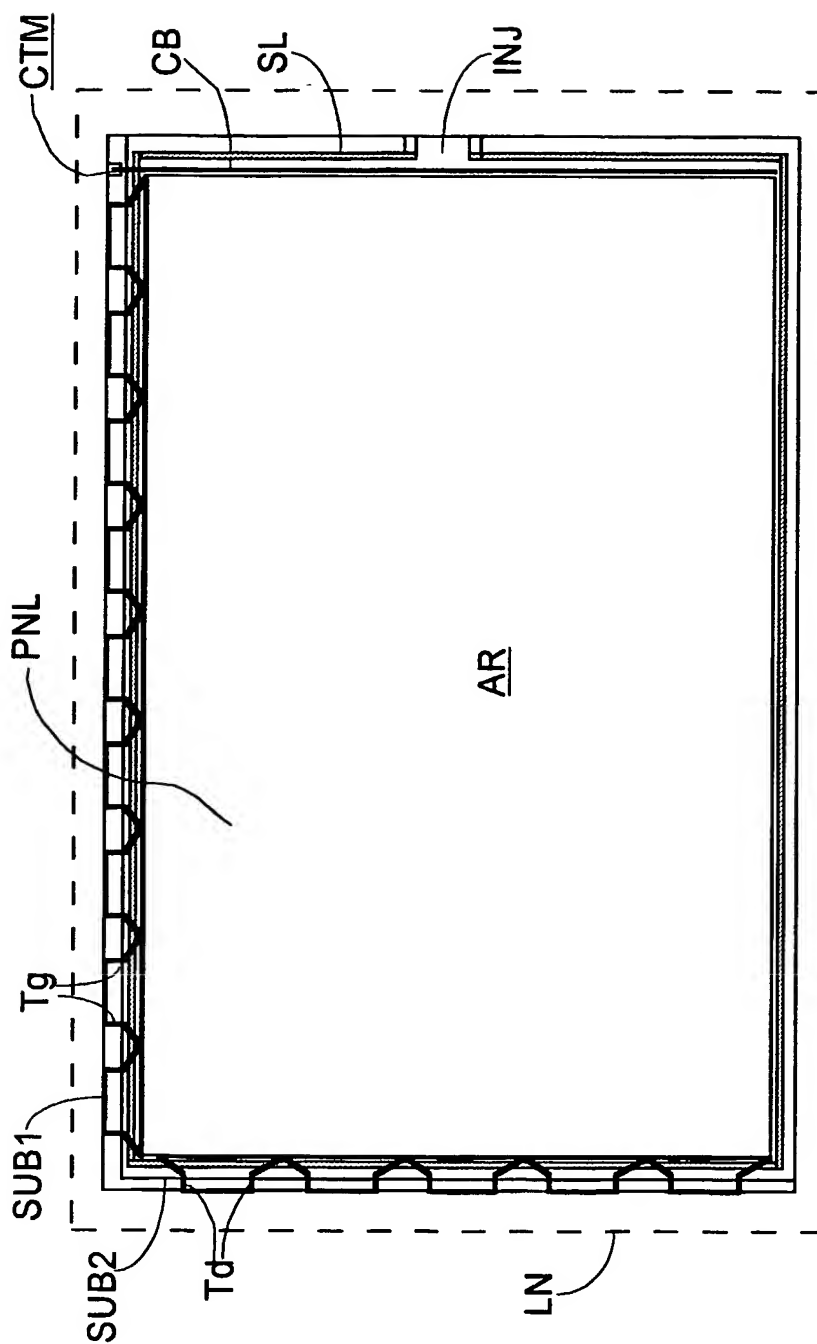
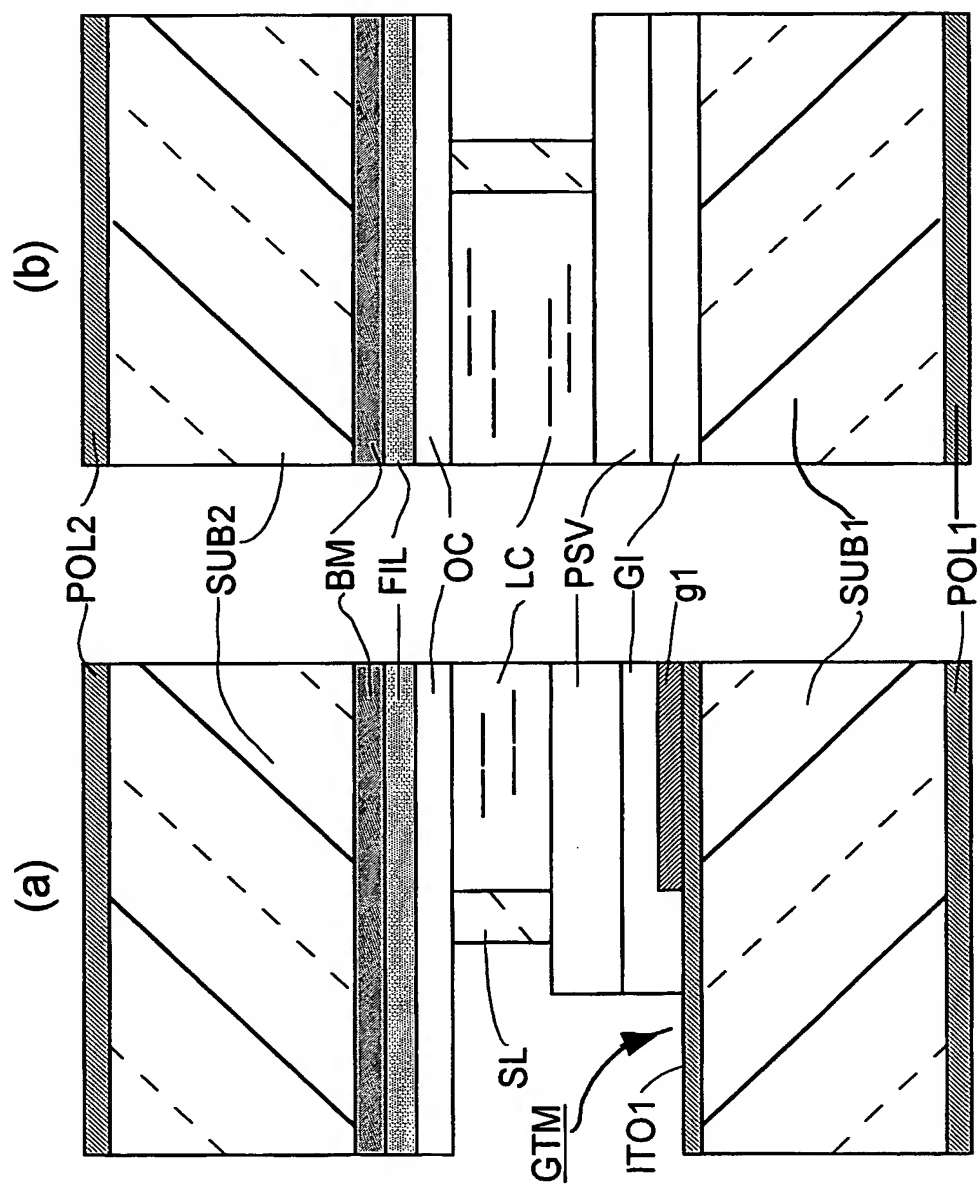




圖 6 鋸





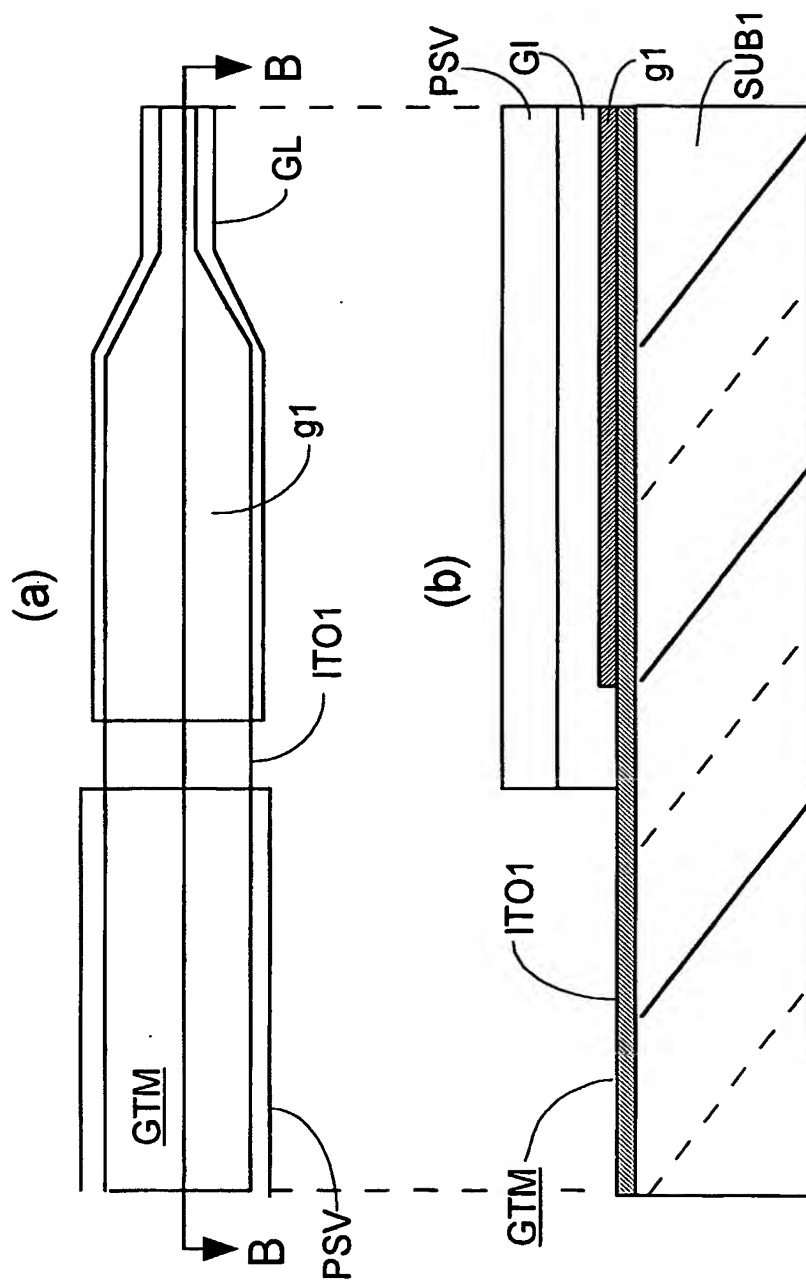
1

2

3

4

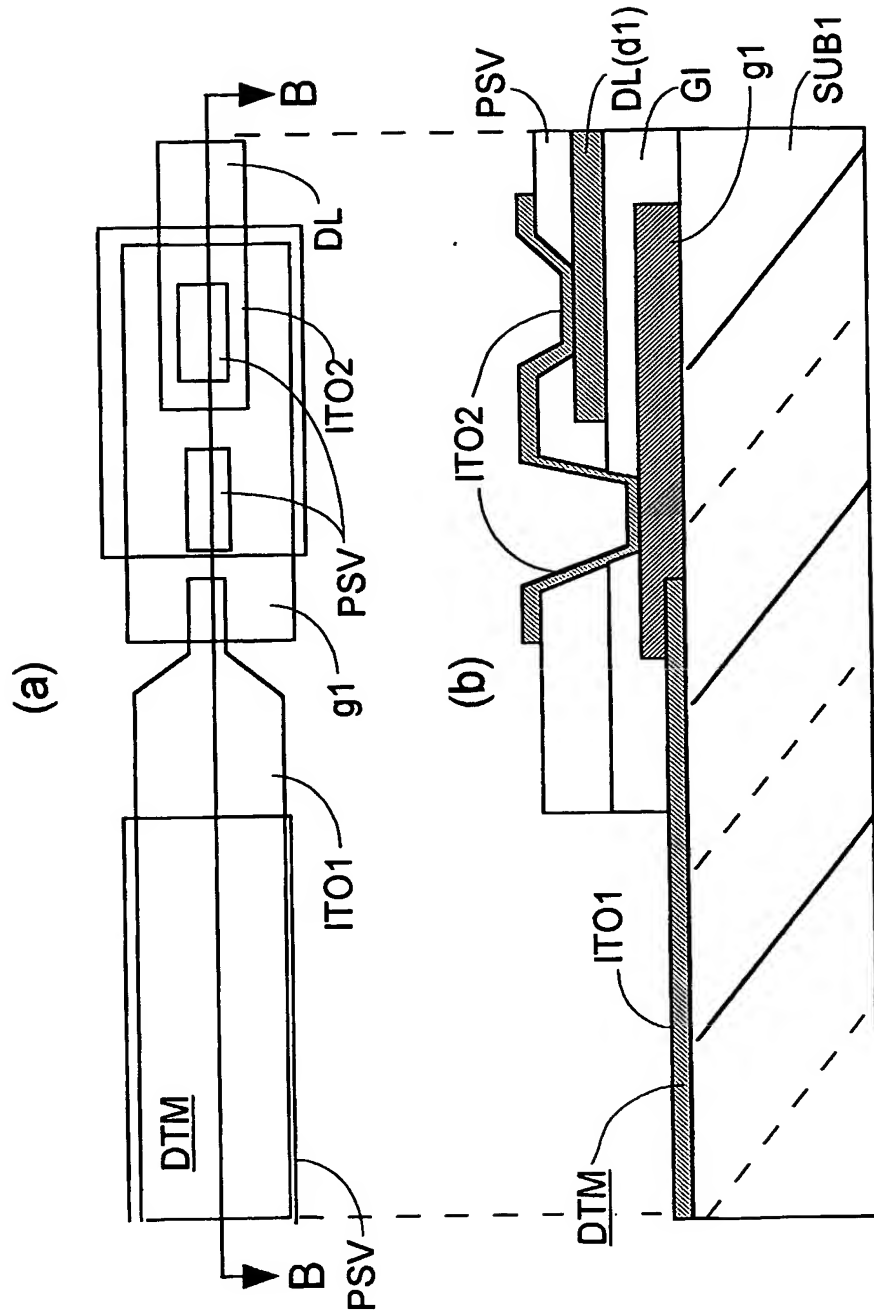
第7図





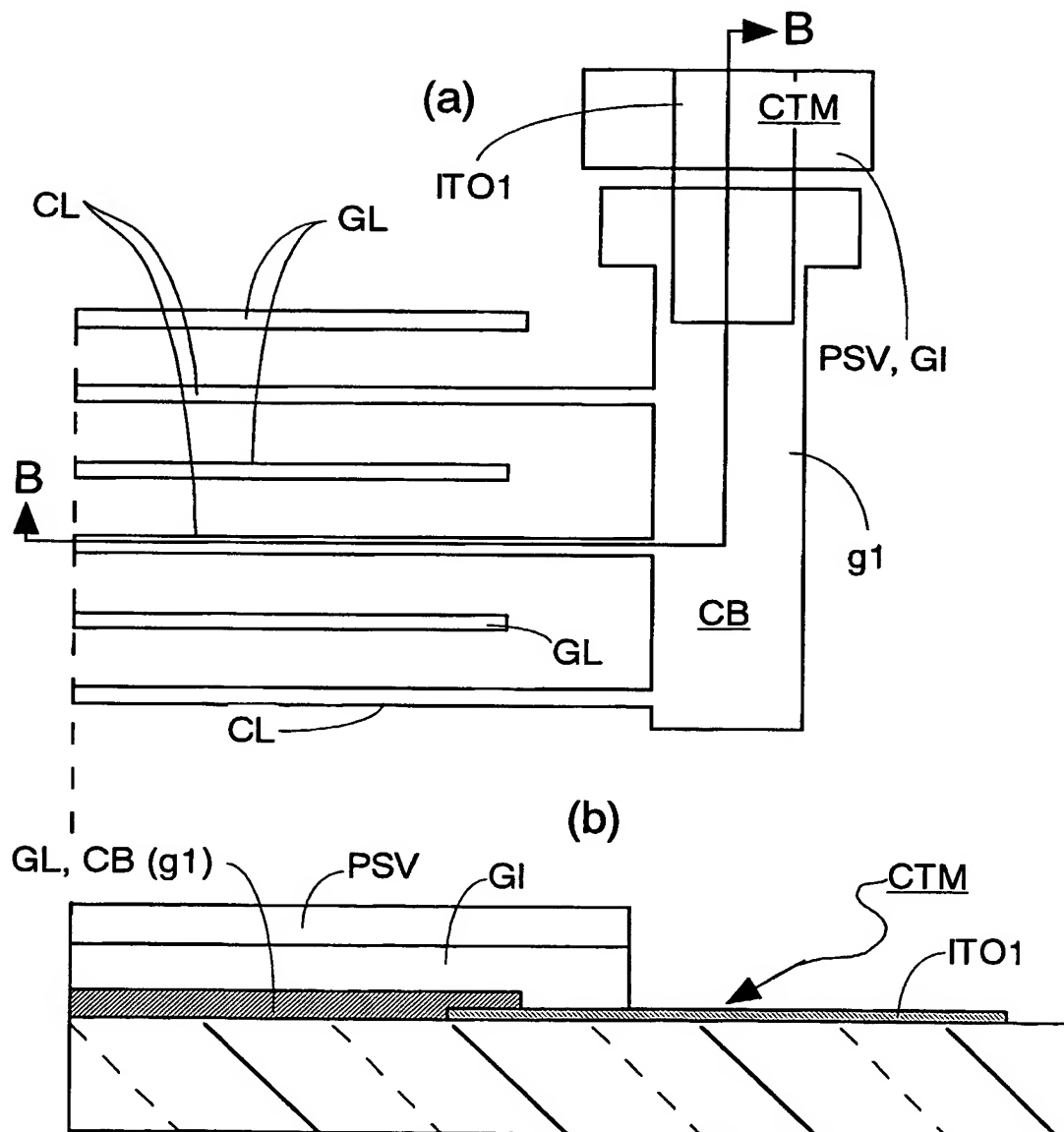


第8図



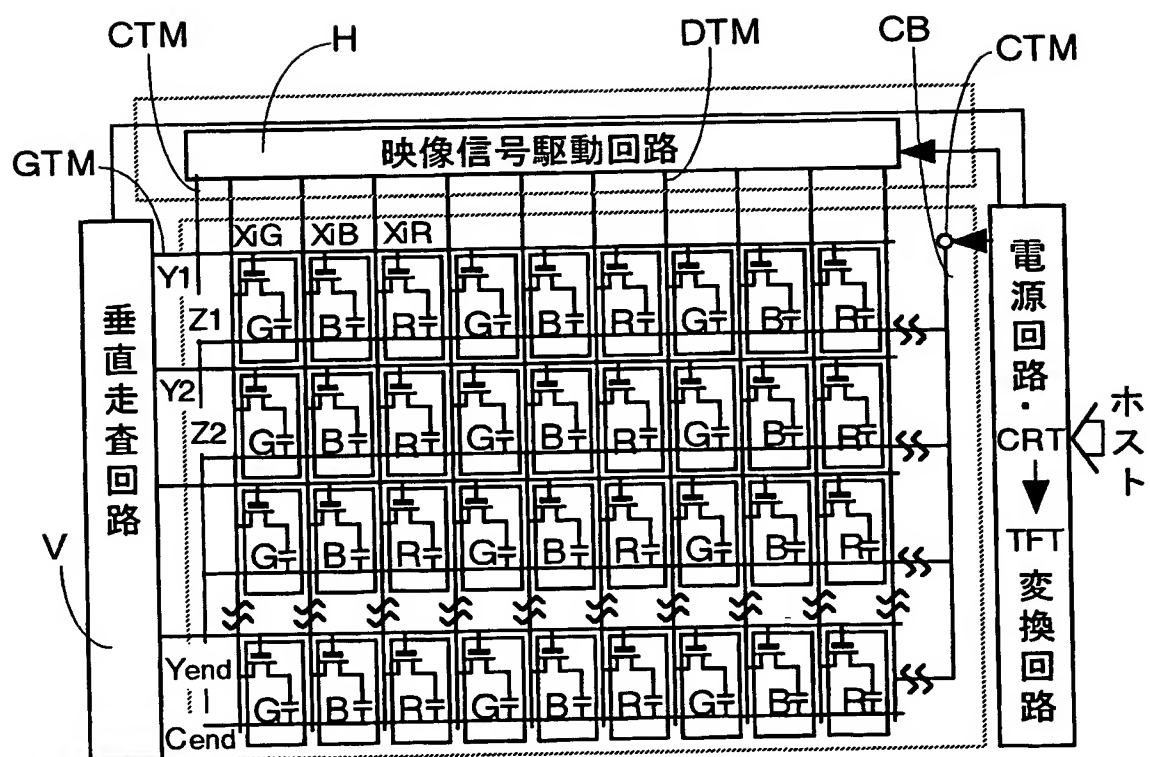


第9図



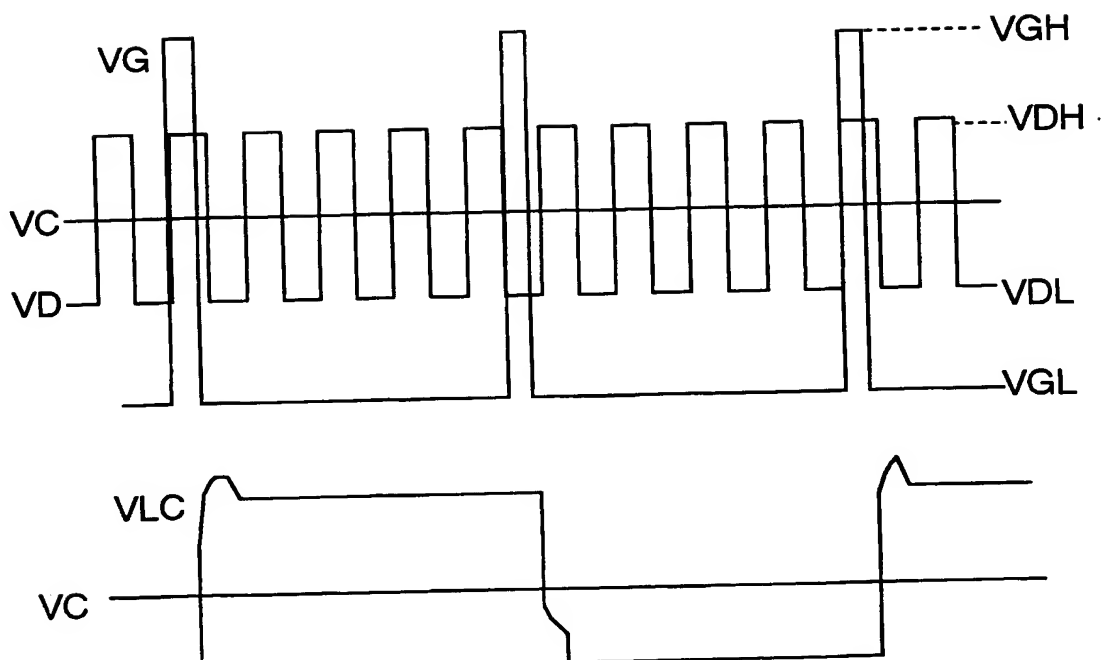


第10図





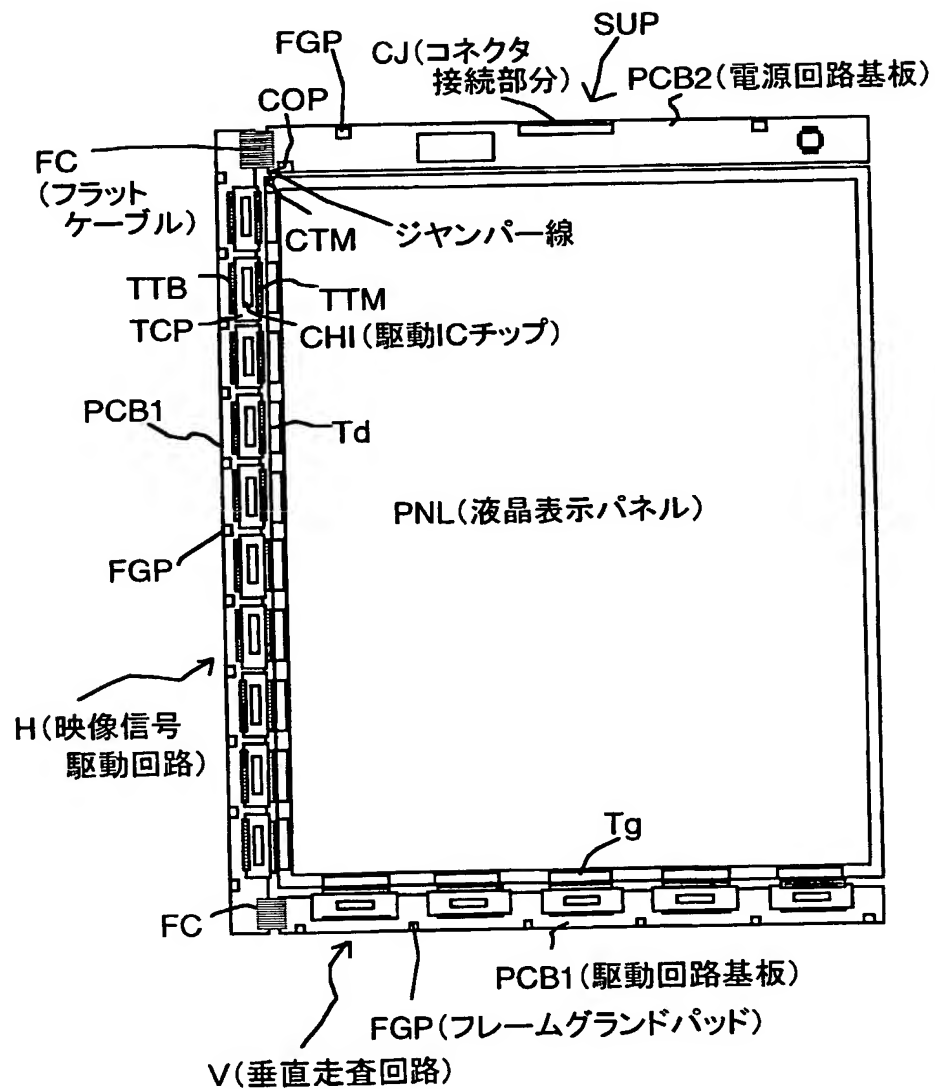
第11図







第12図





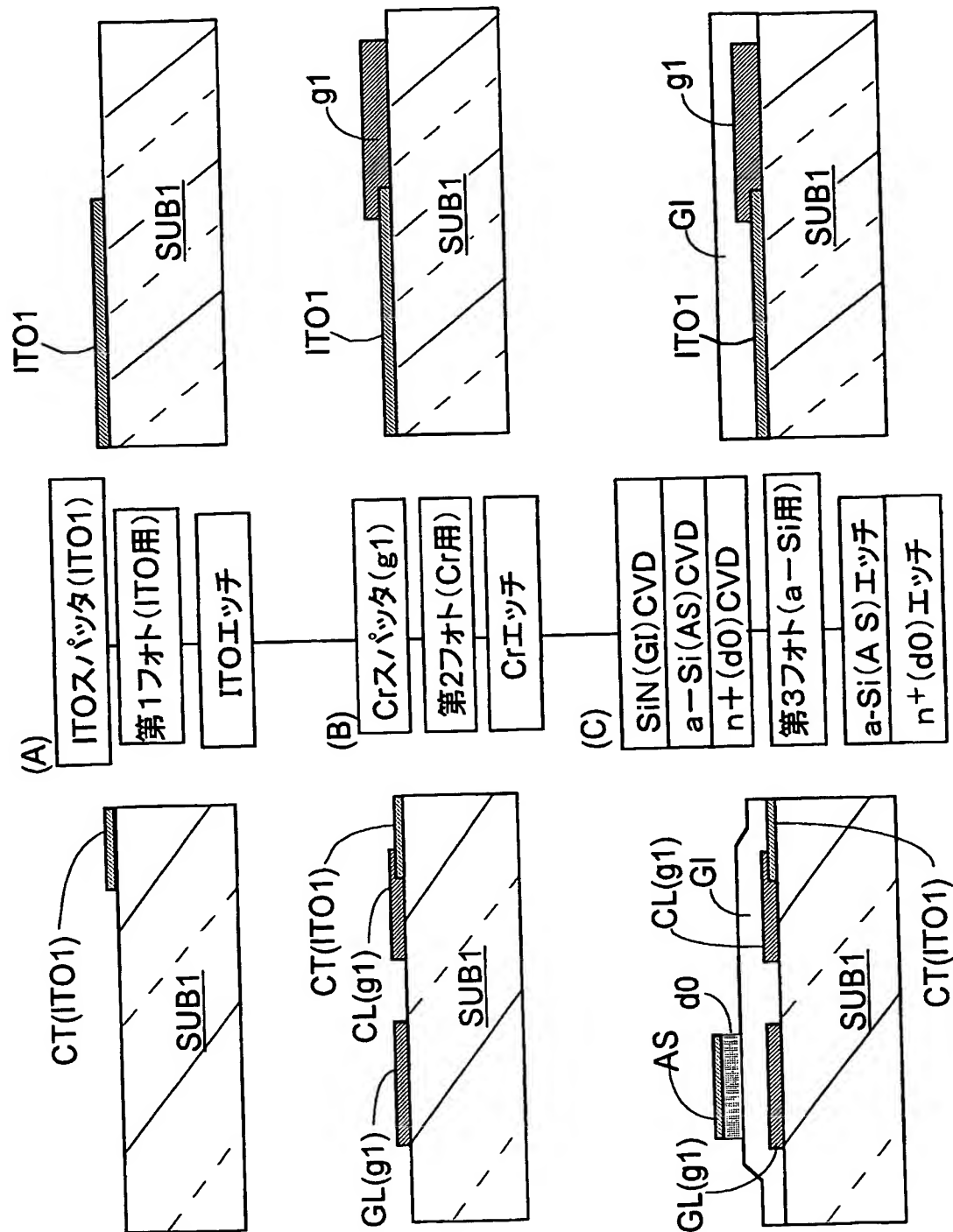
.

.

.

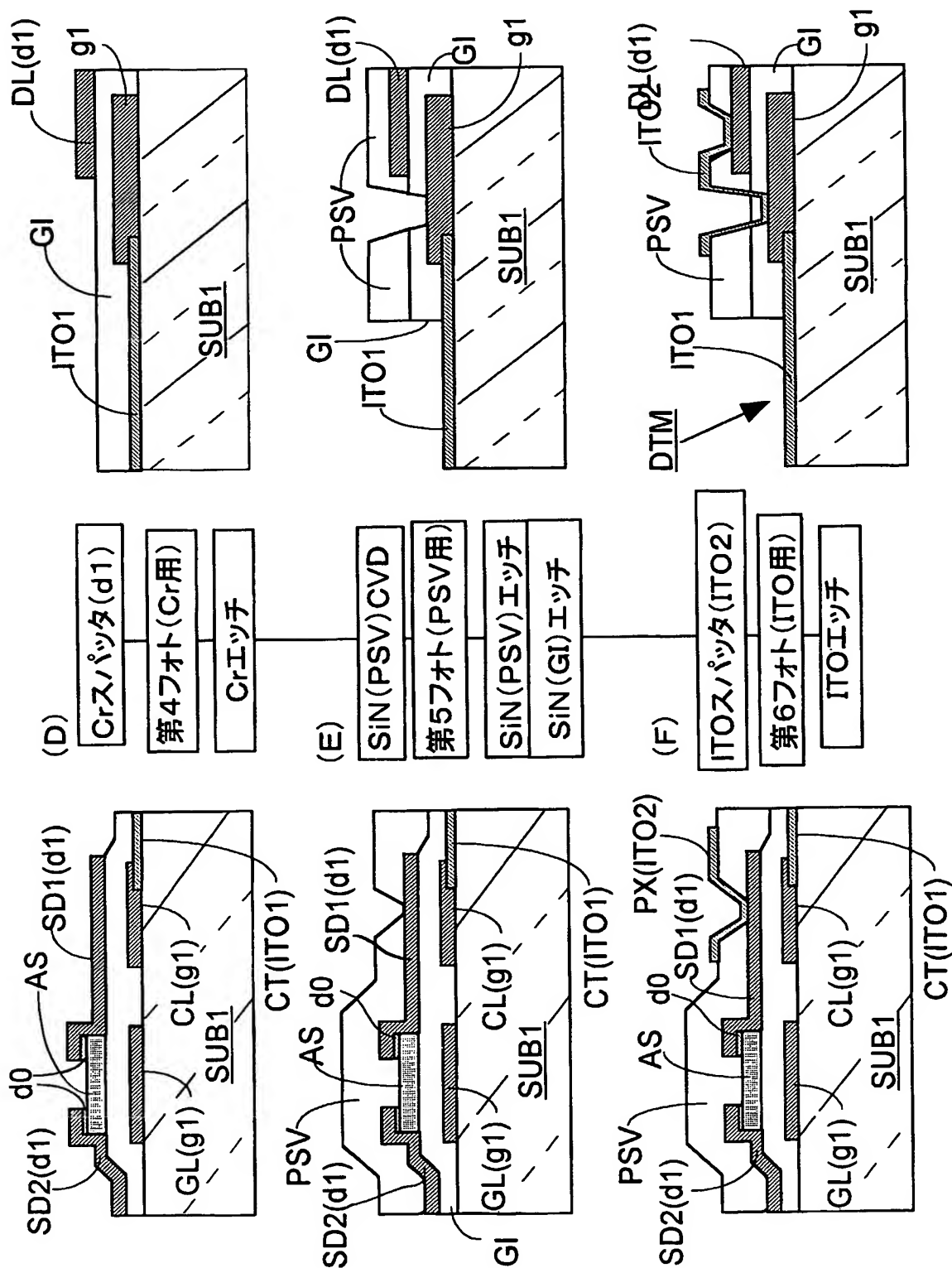
.

图 3-1-3



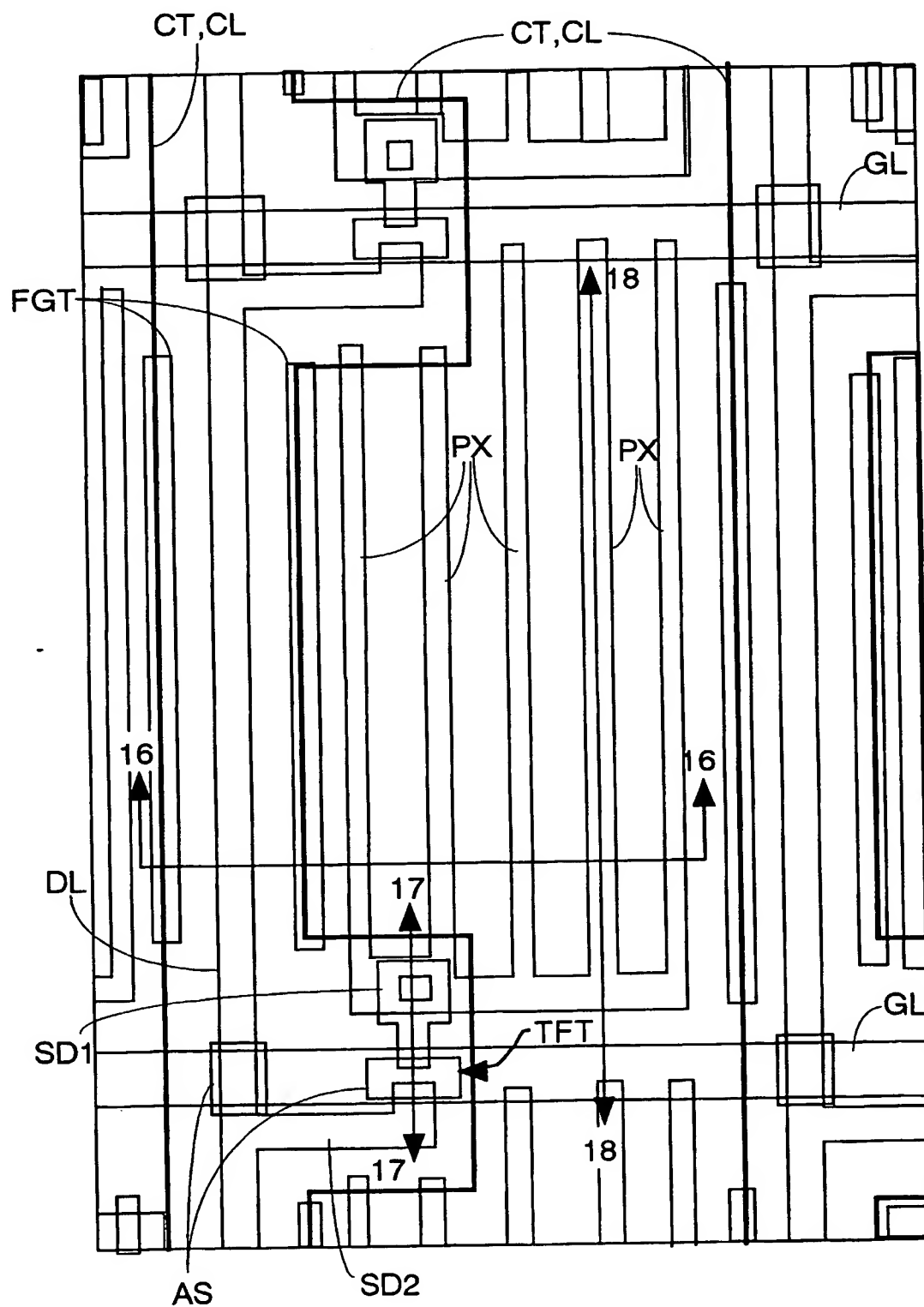


第14図





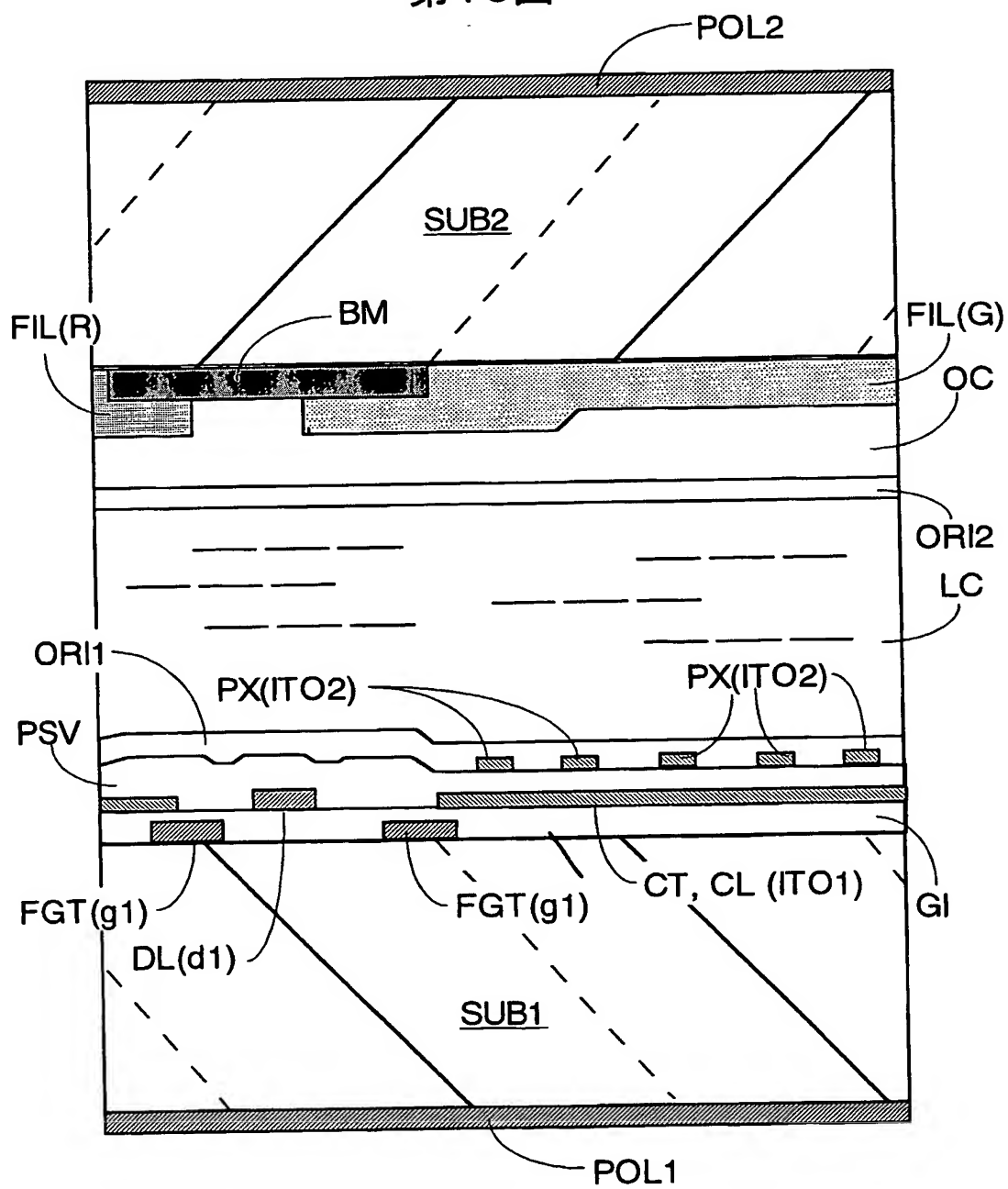
第15図





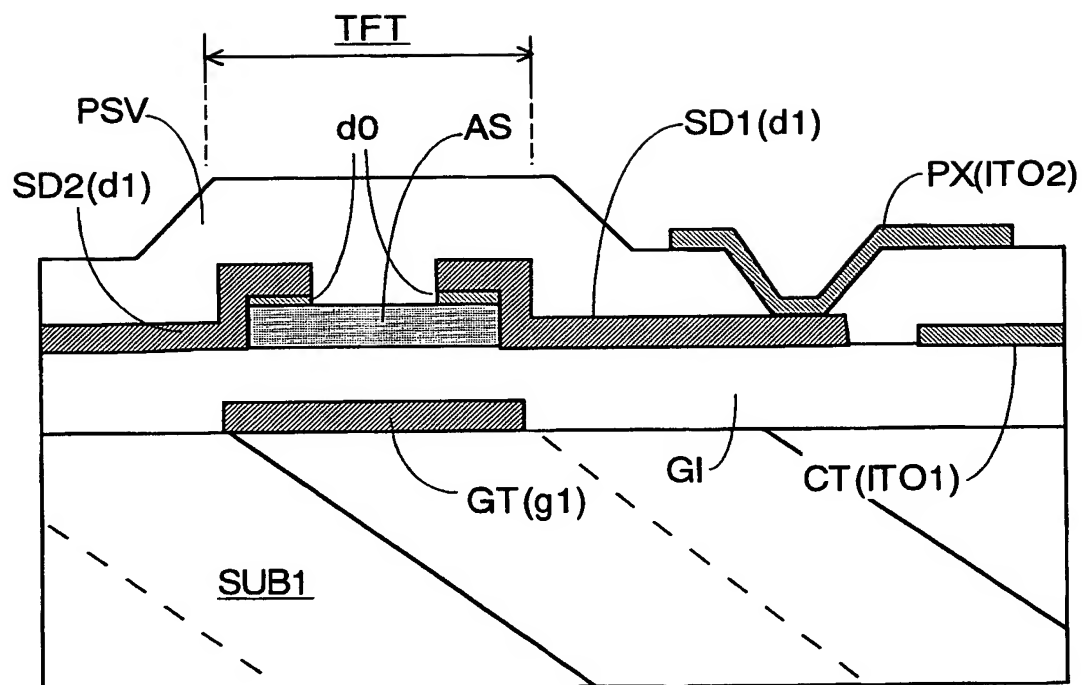


第16図



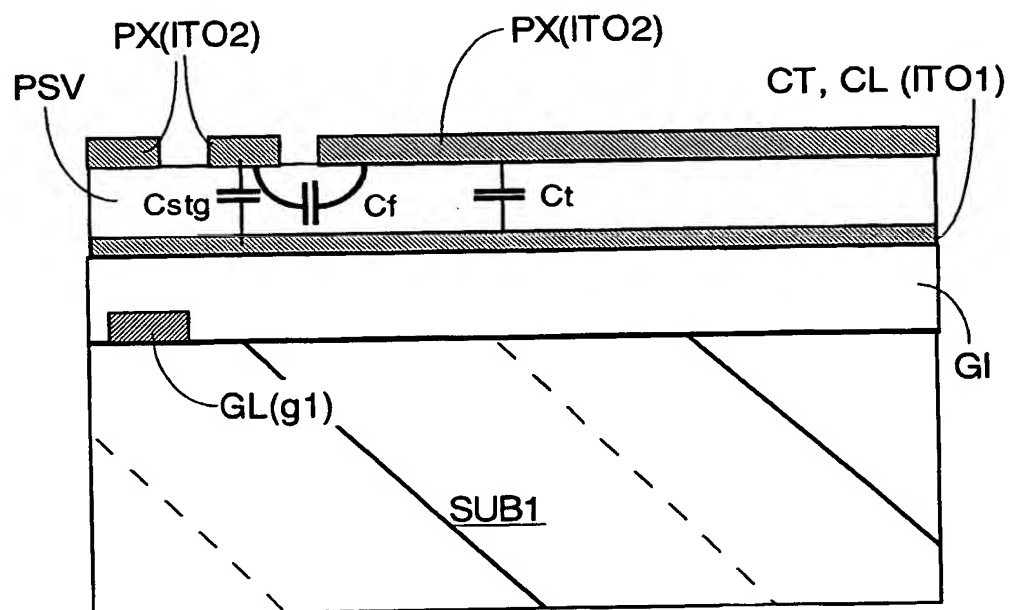


第17図



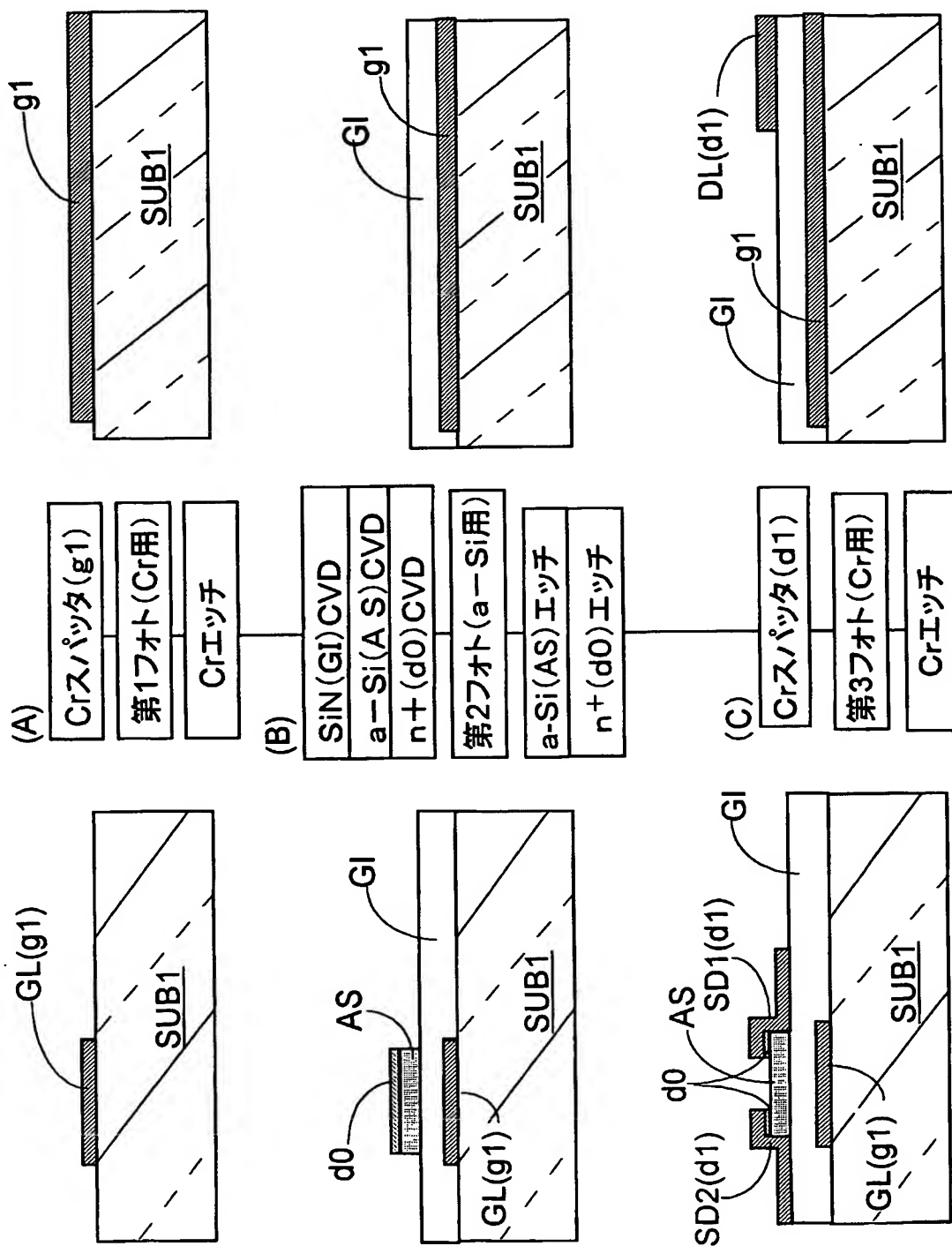


第18図





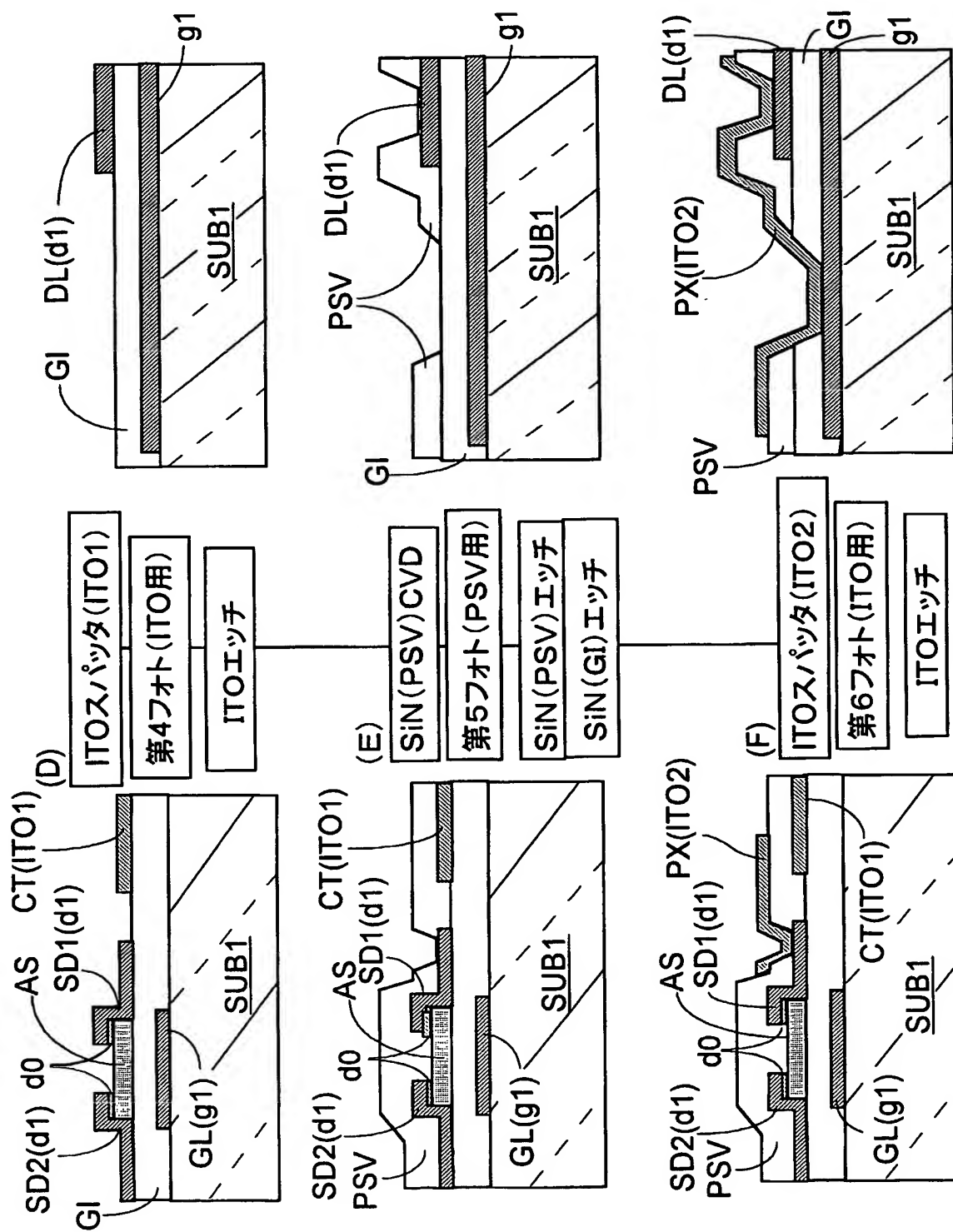
第19図





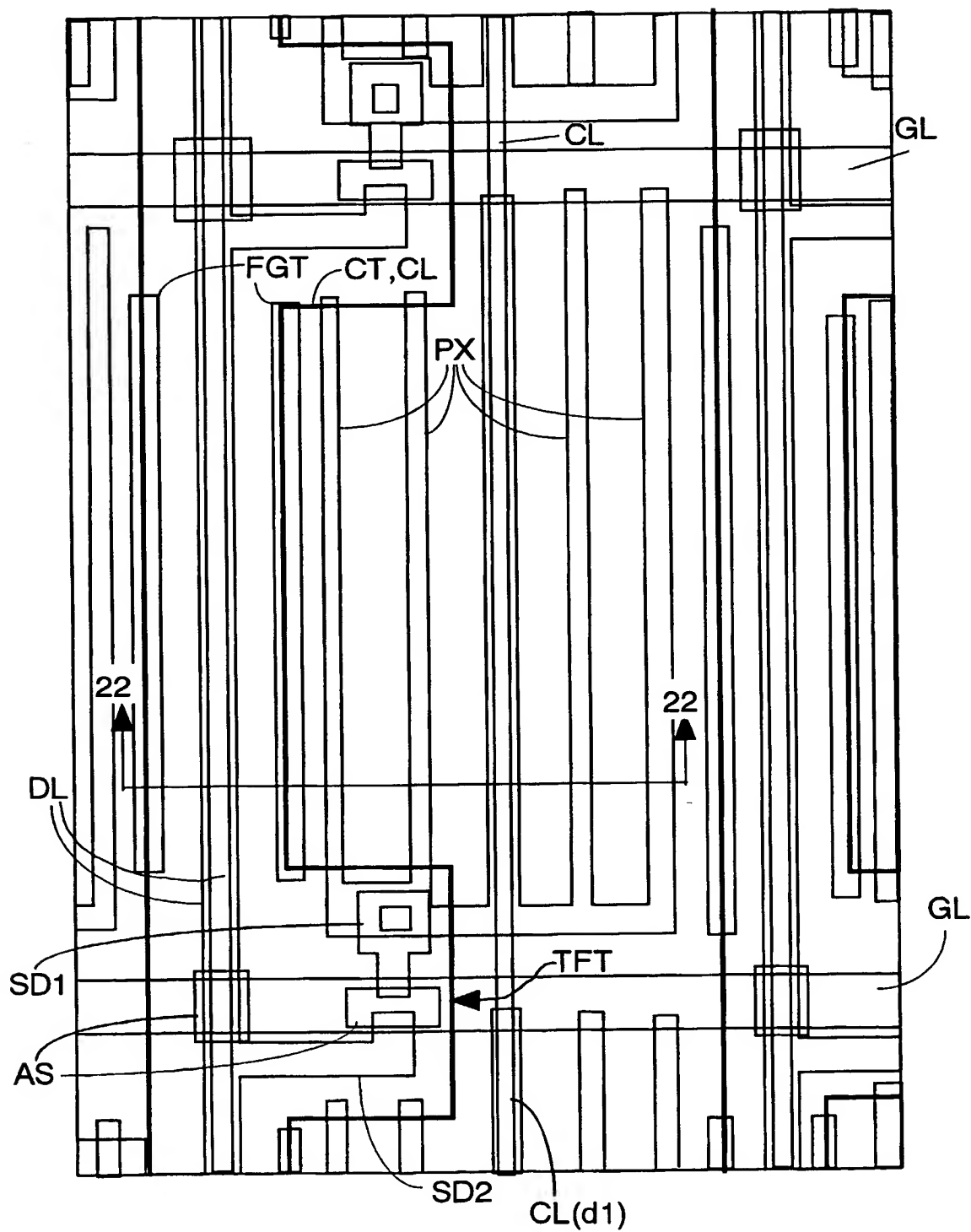


第20図



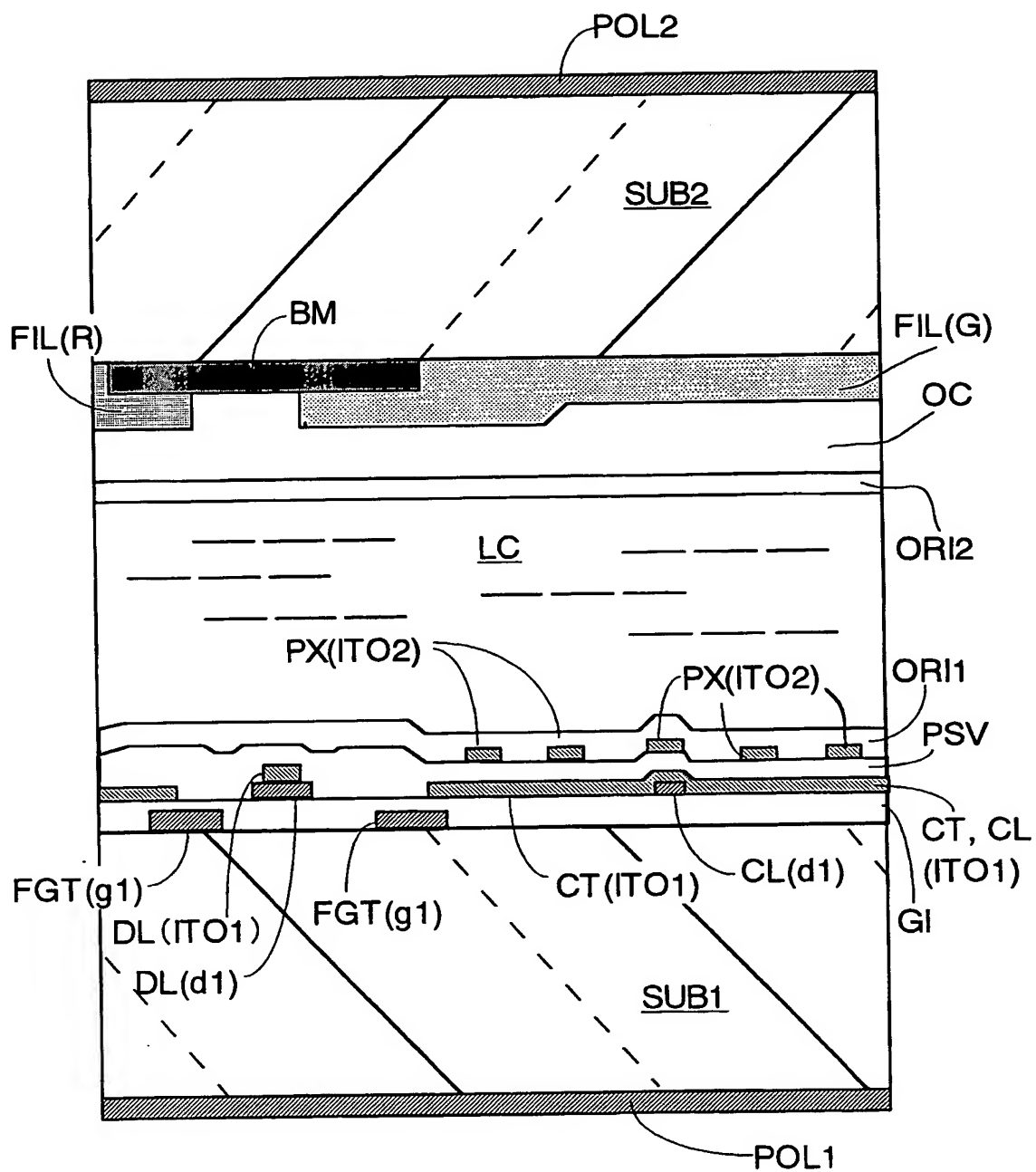


第21図



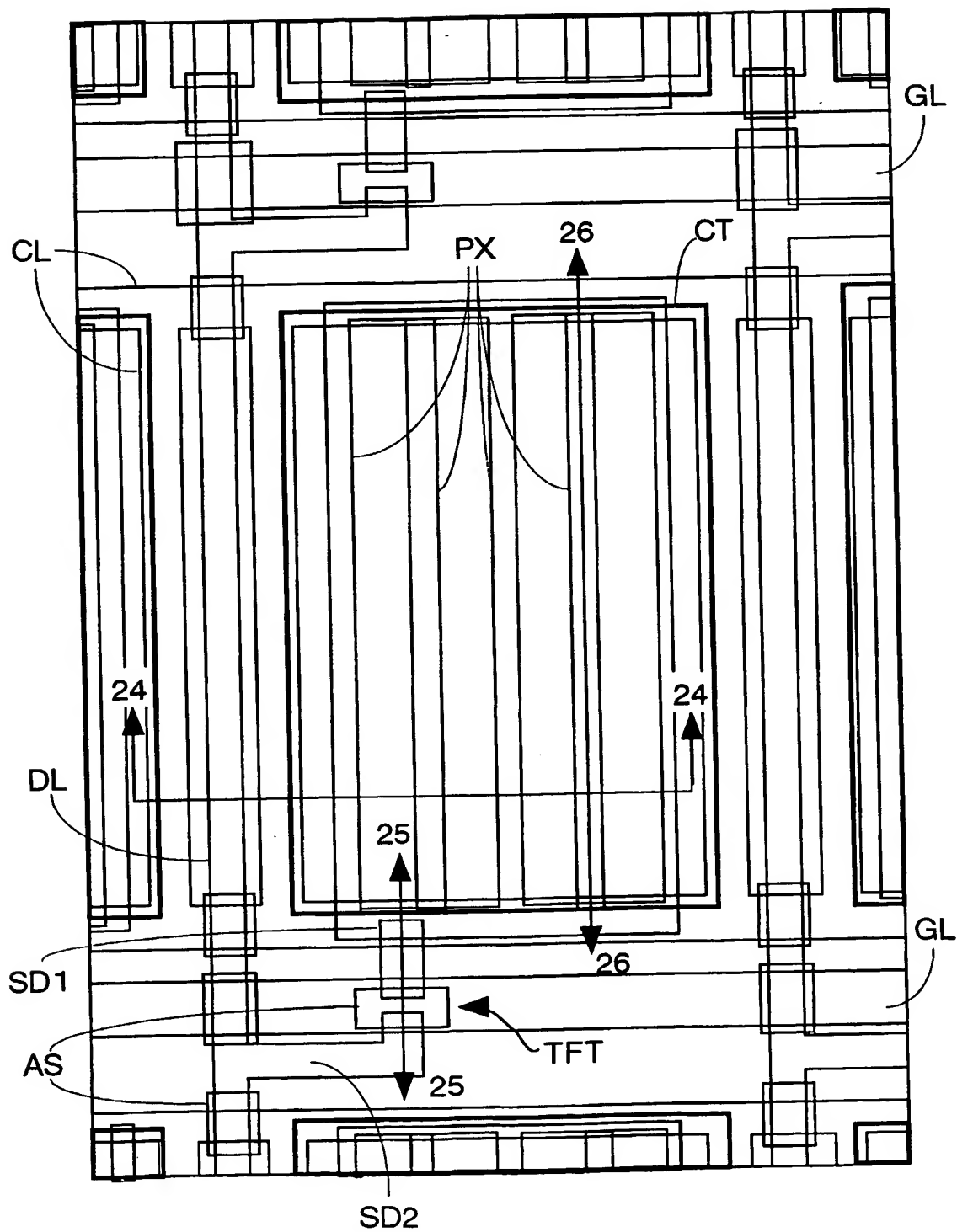


第22図





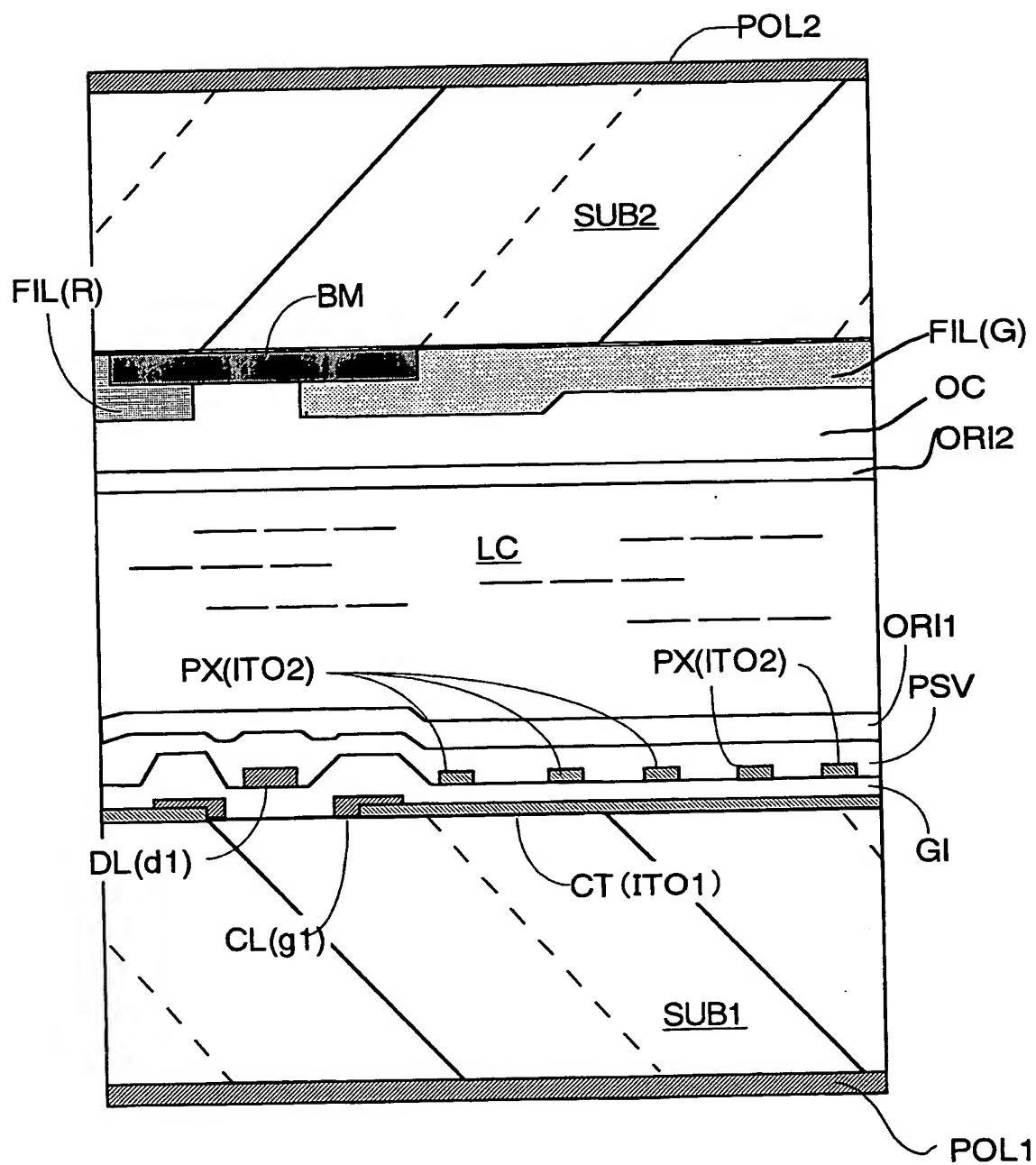
第23図





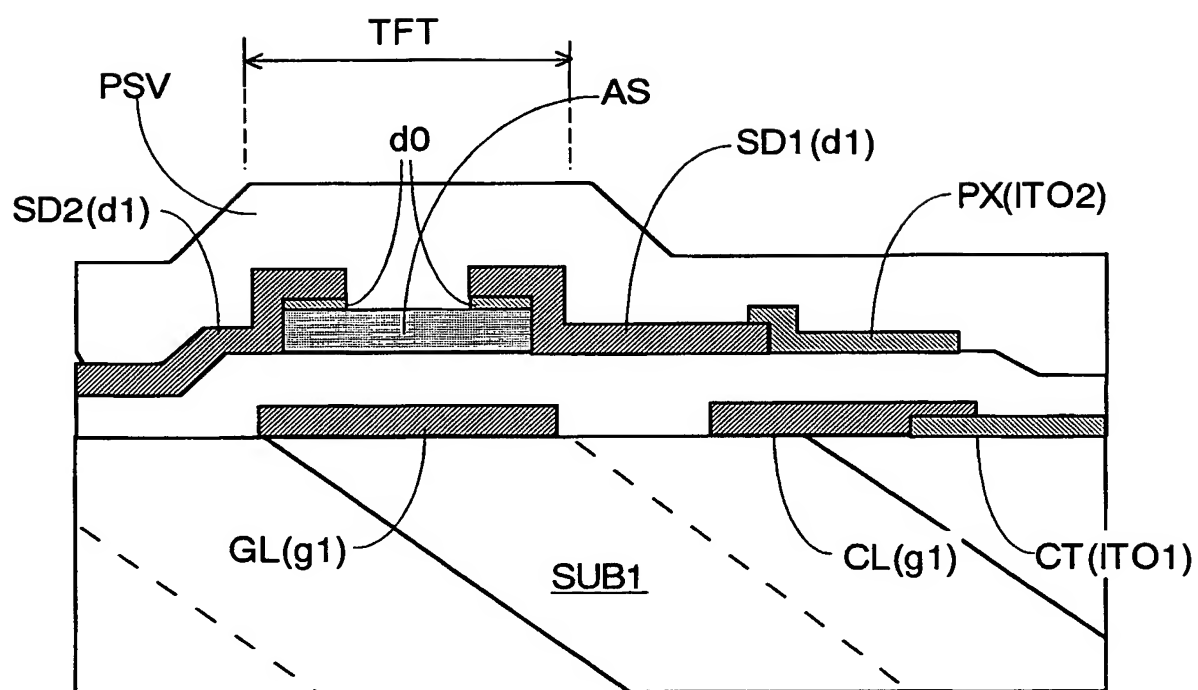


第24図



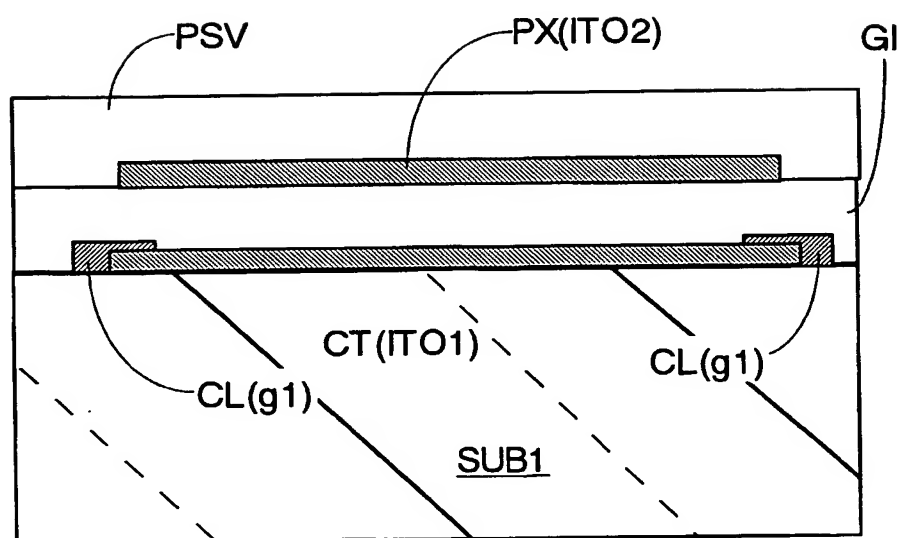


第25図



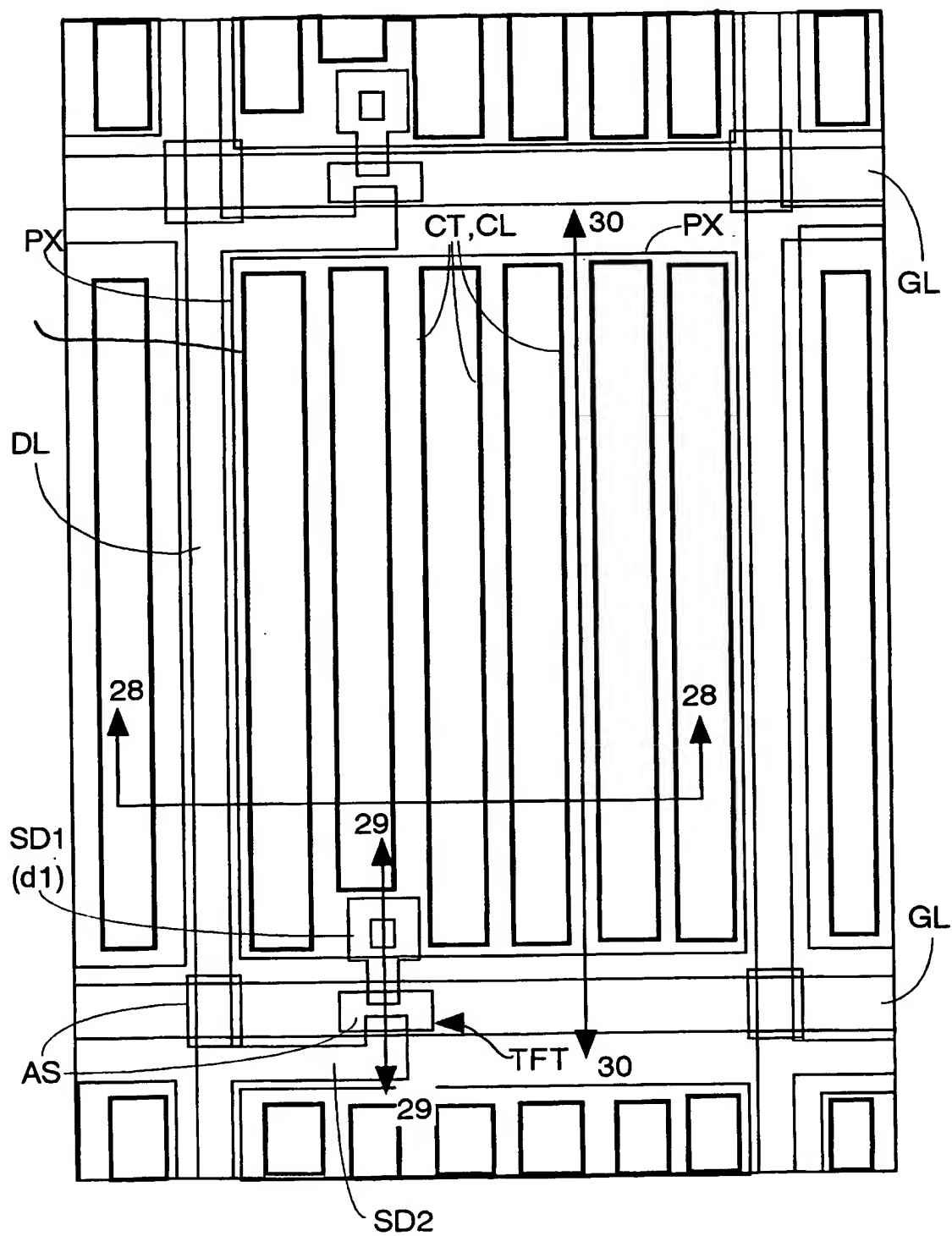


第26図





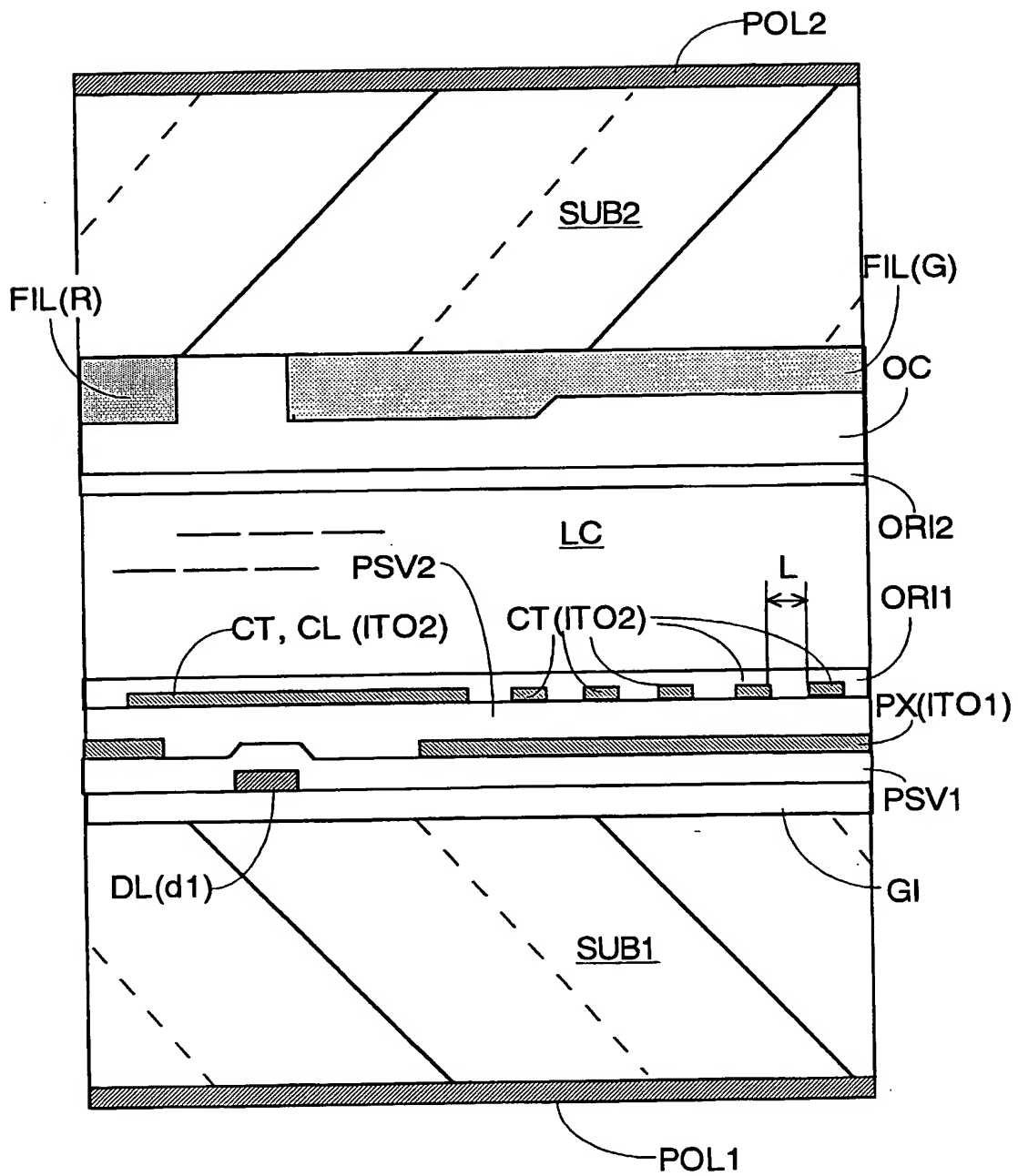
第27図





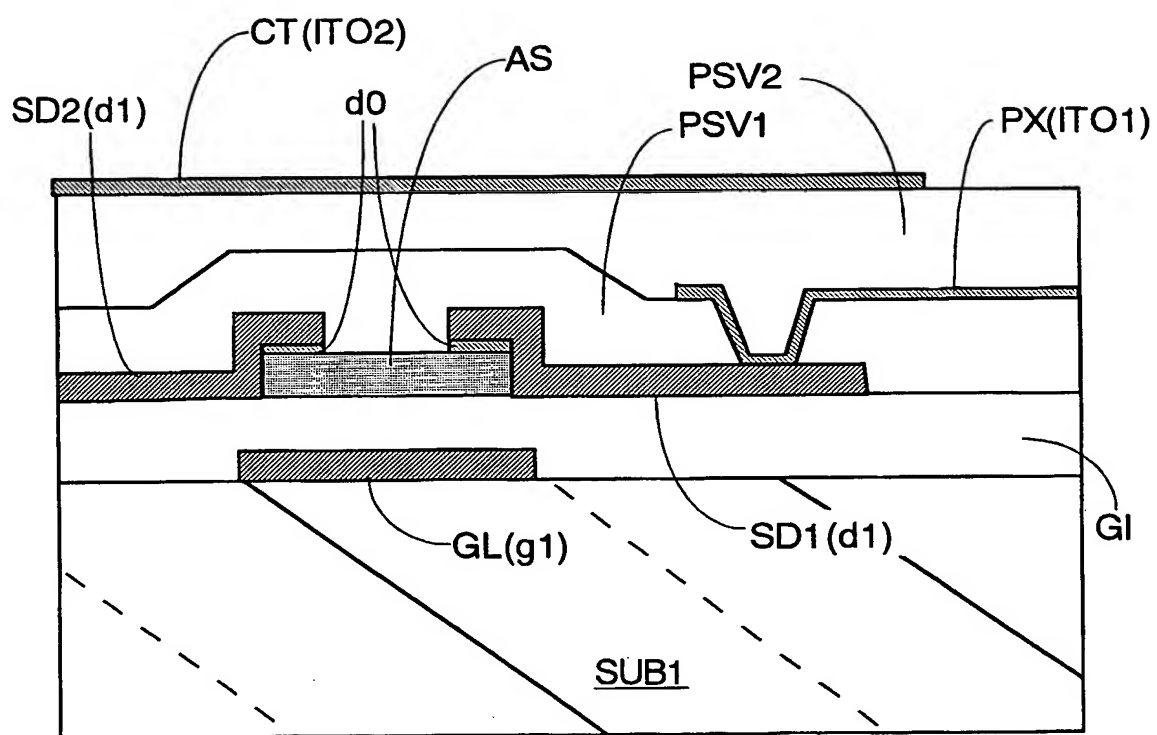


第28図





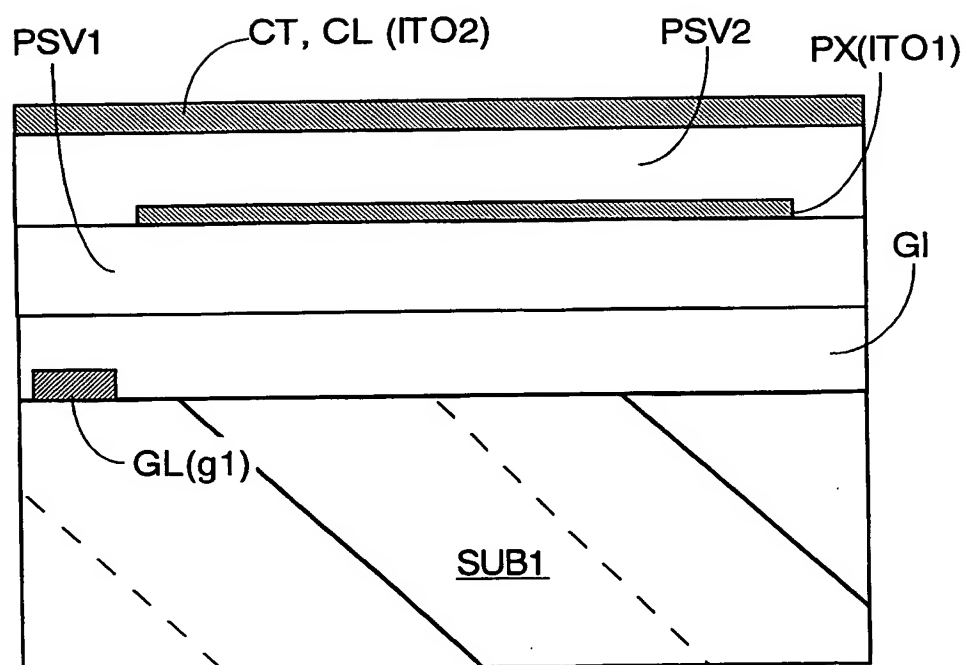
第29図





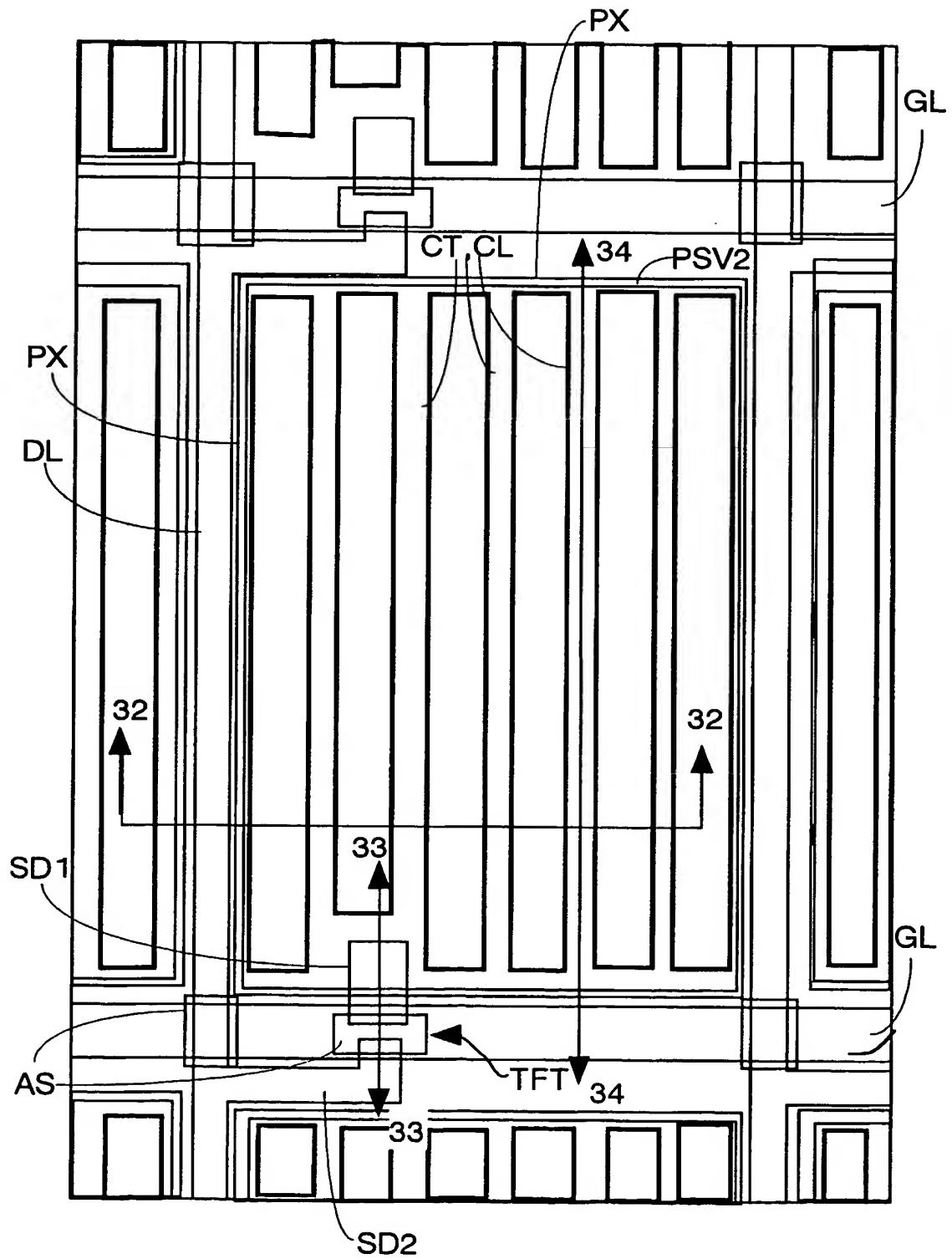
30/50

第30図





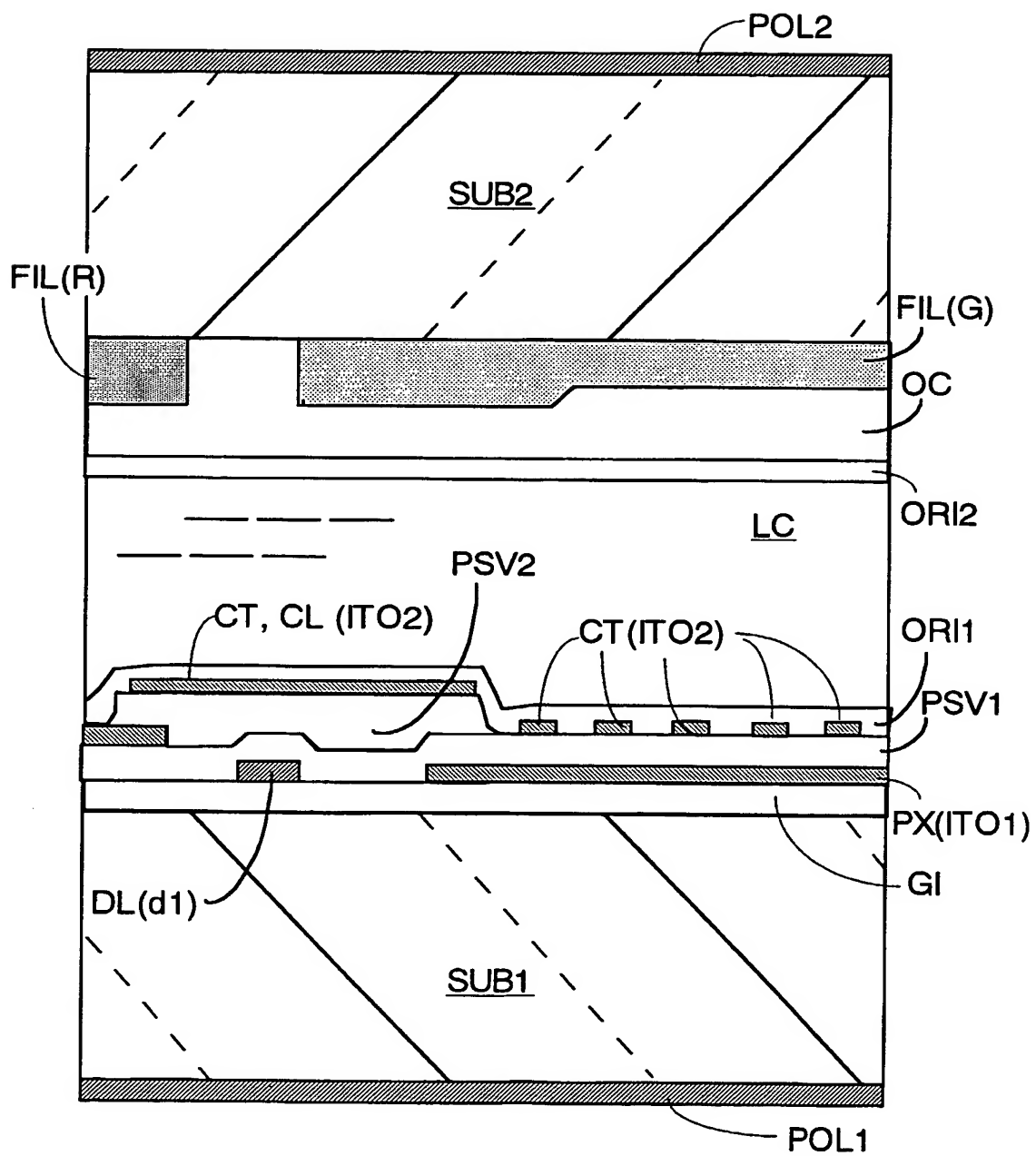
第31図





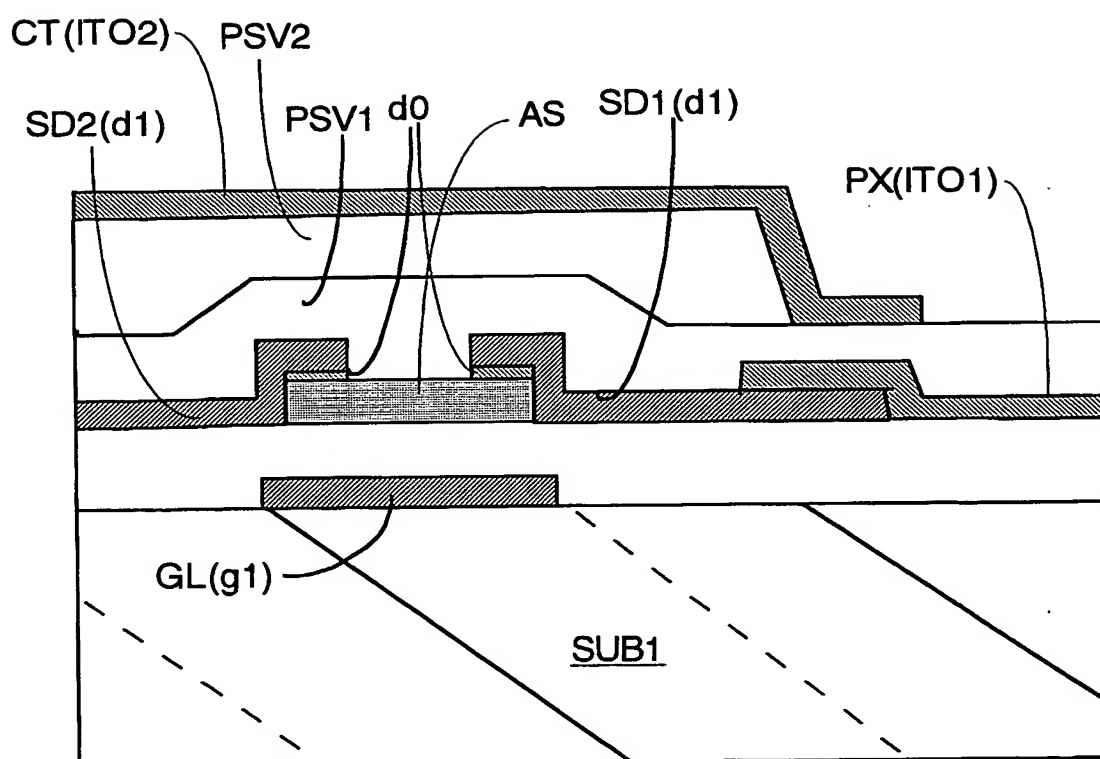


第32図



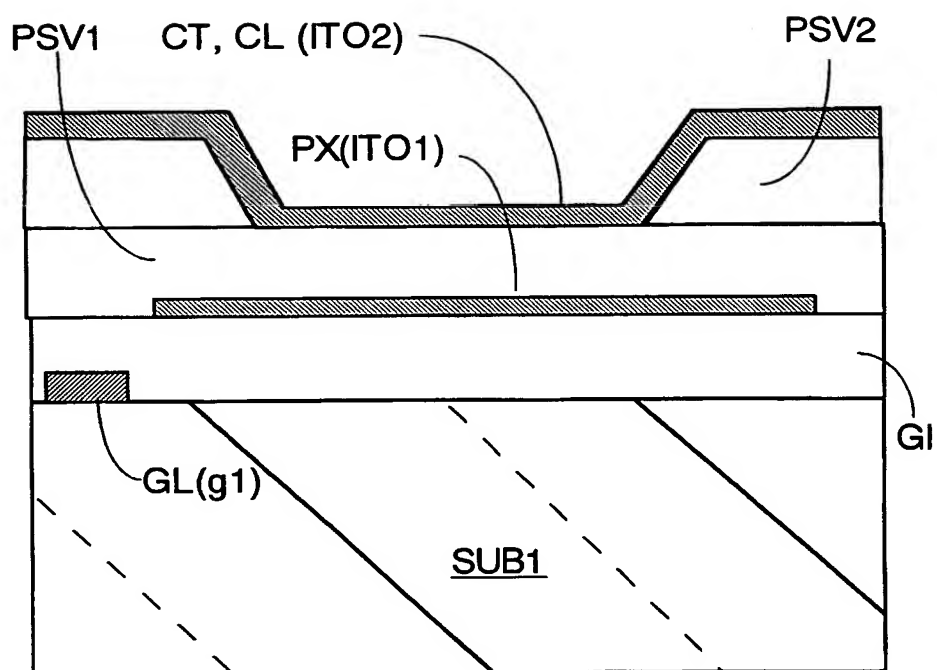


第33図



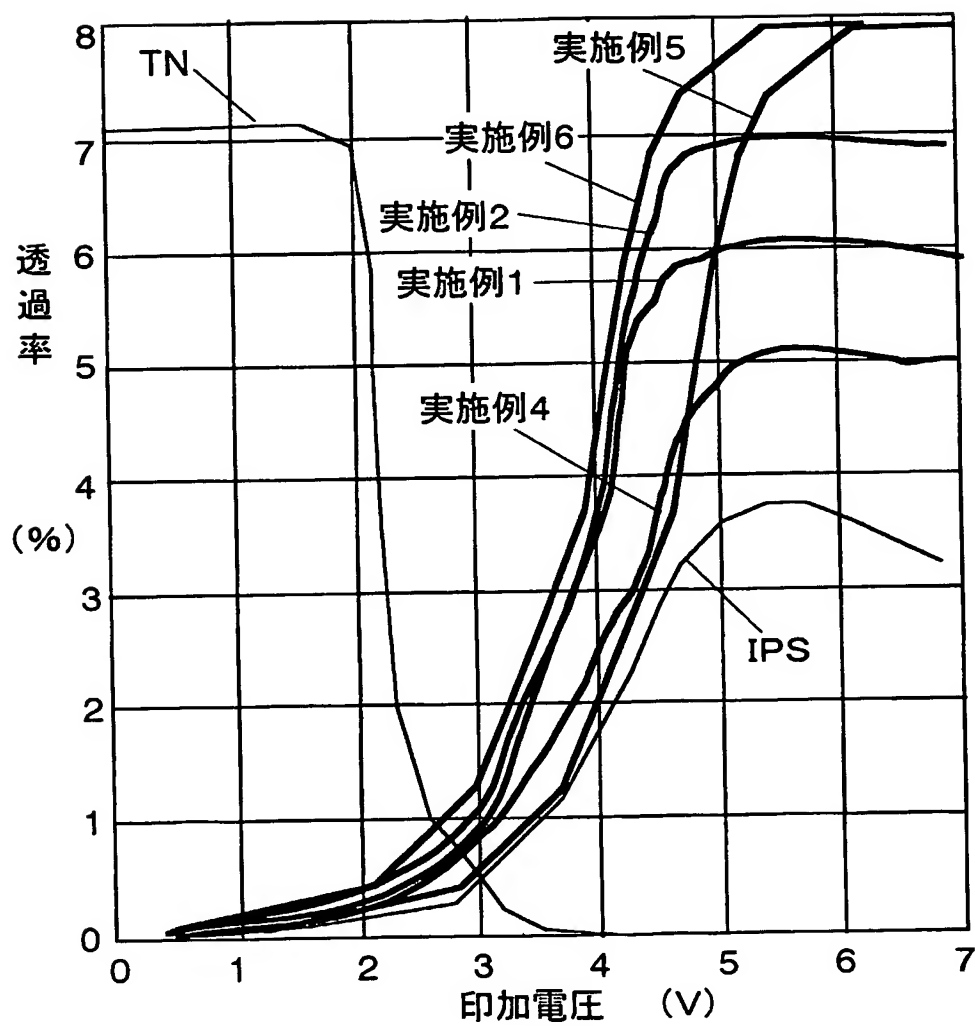


第34図





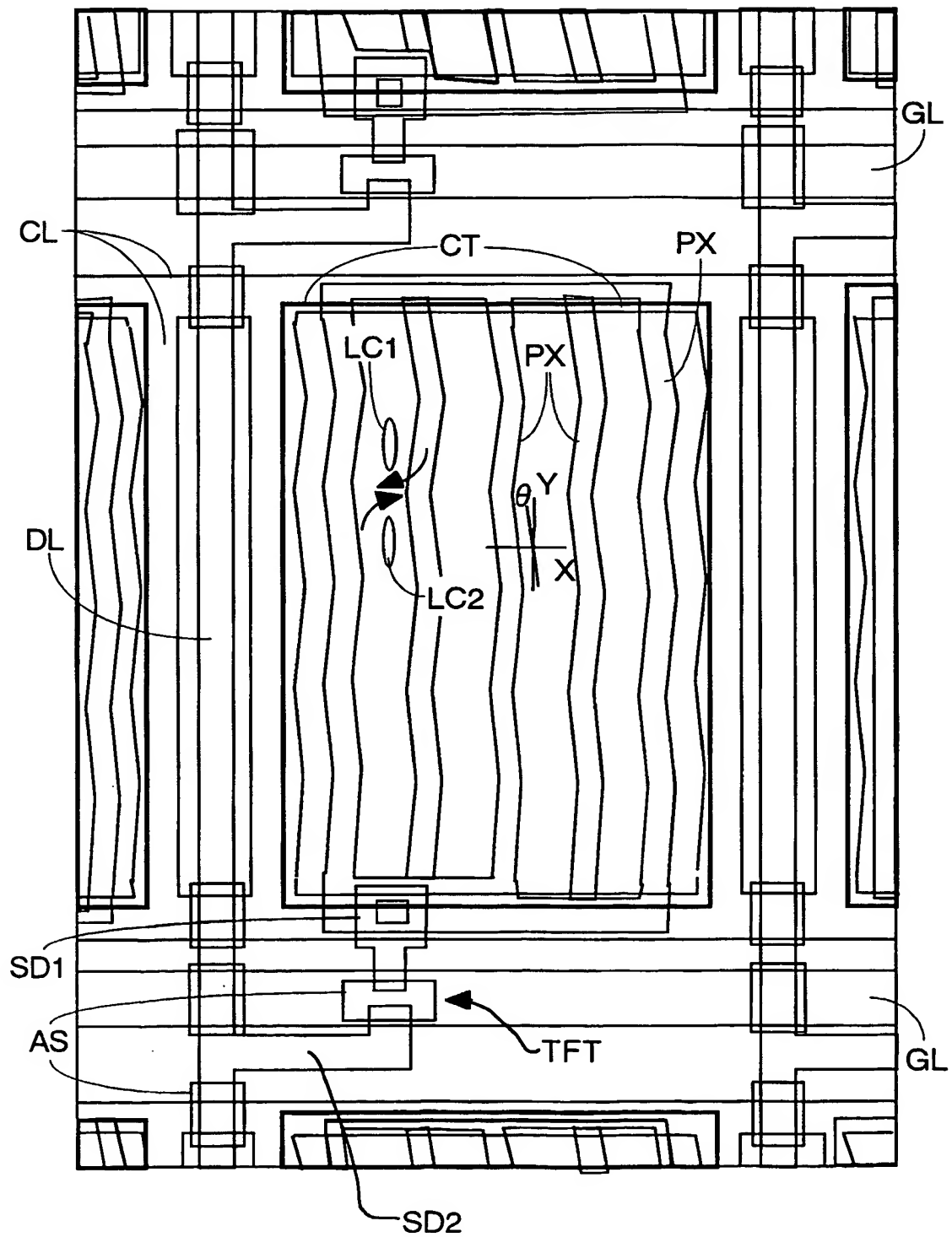
第35図





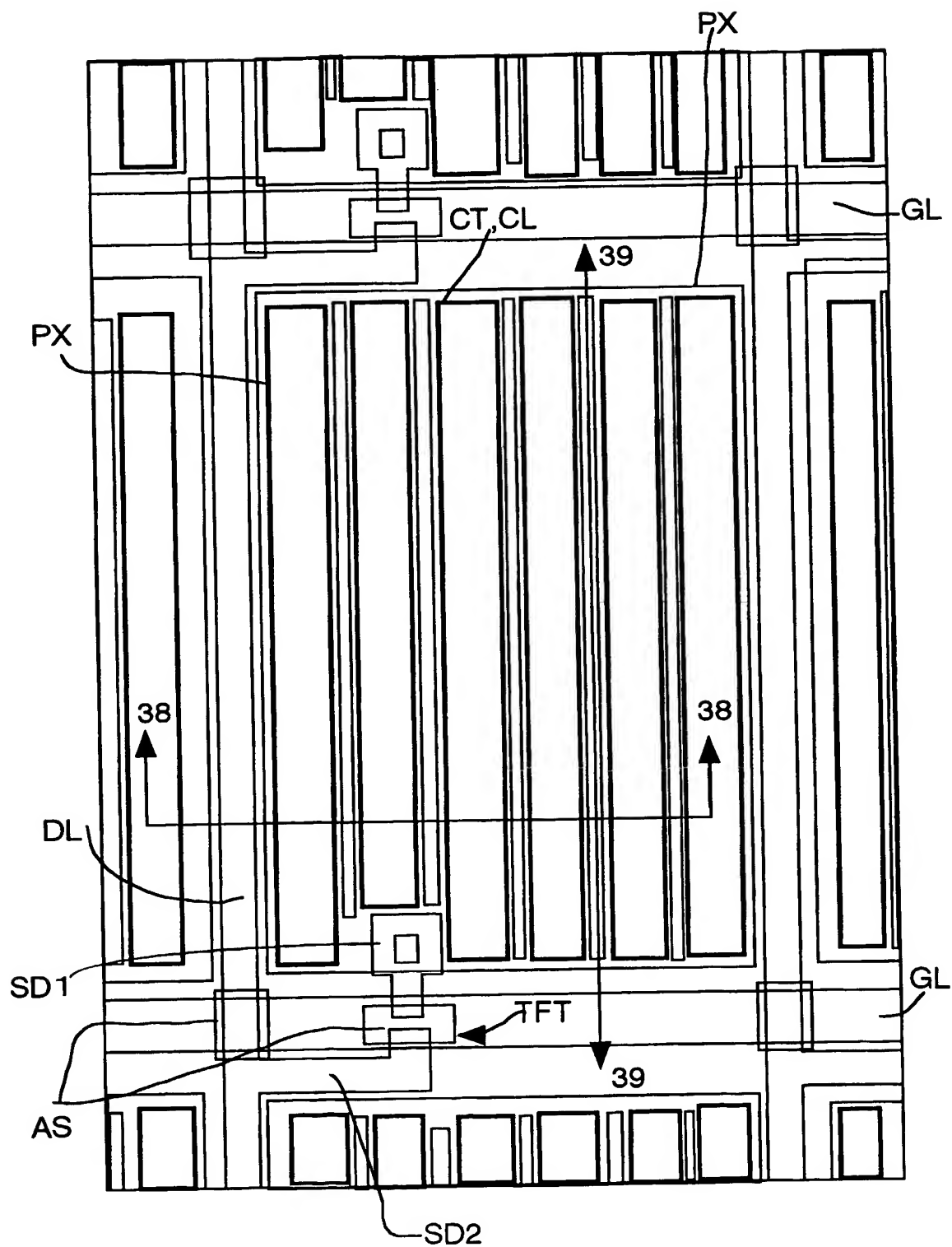


第36図



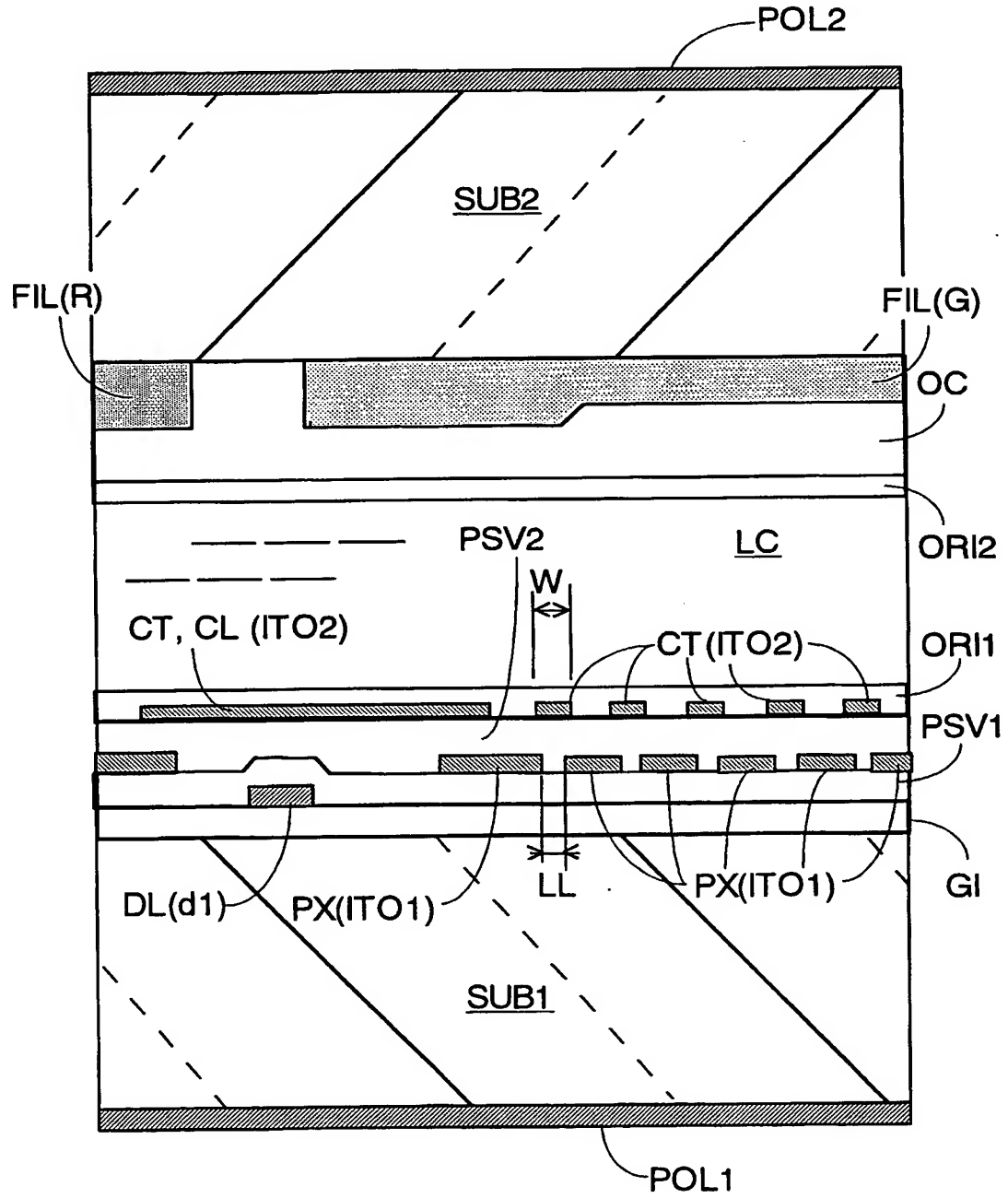


第37図



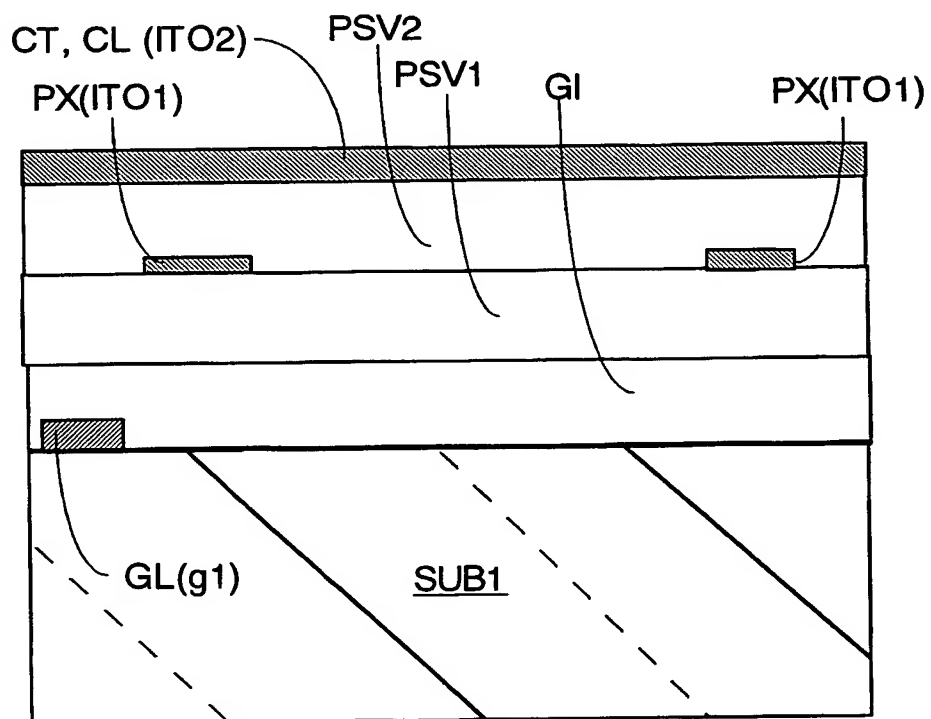


第38図





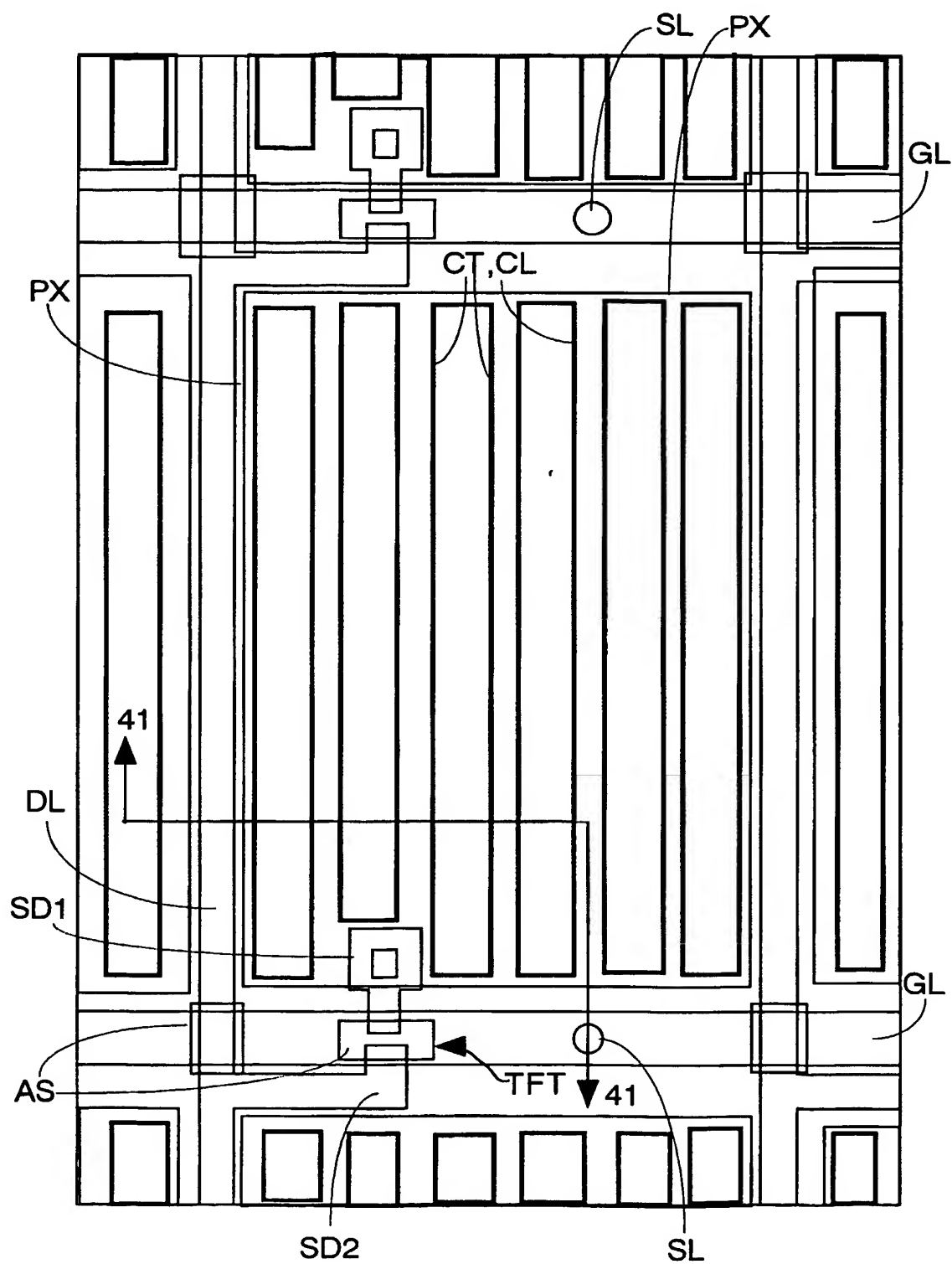
第39図





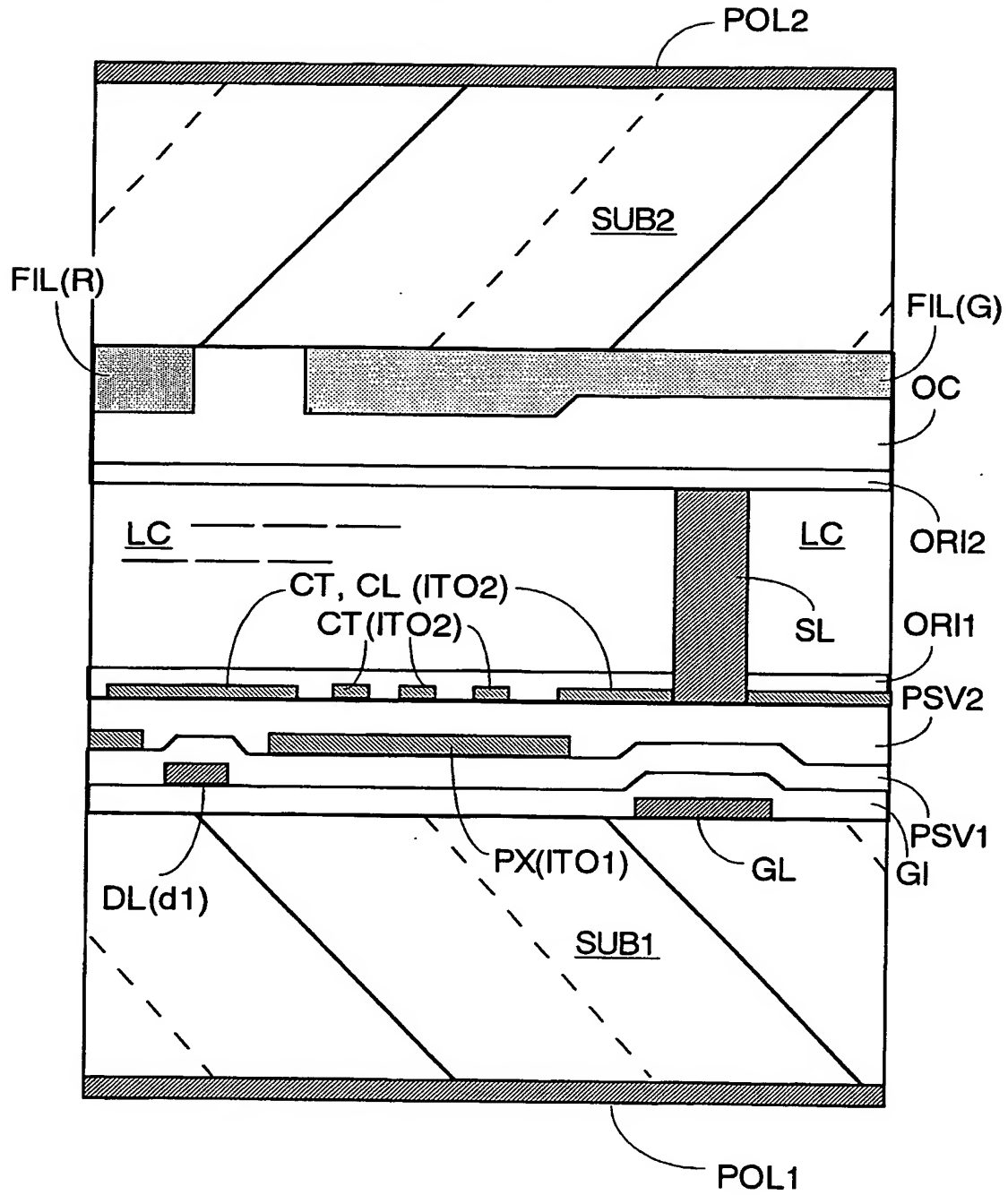


第40図



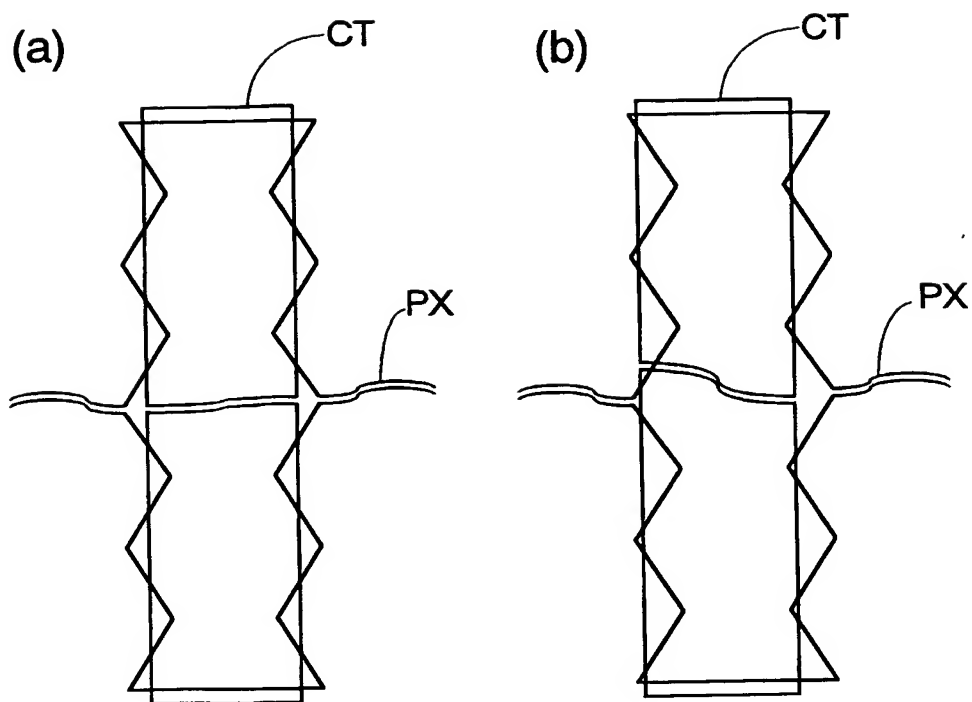


第41図



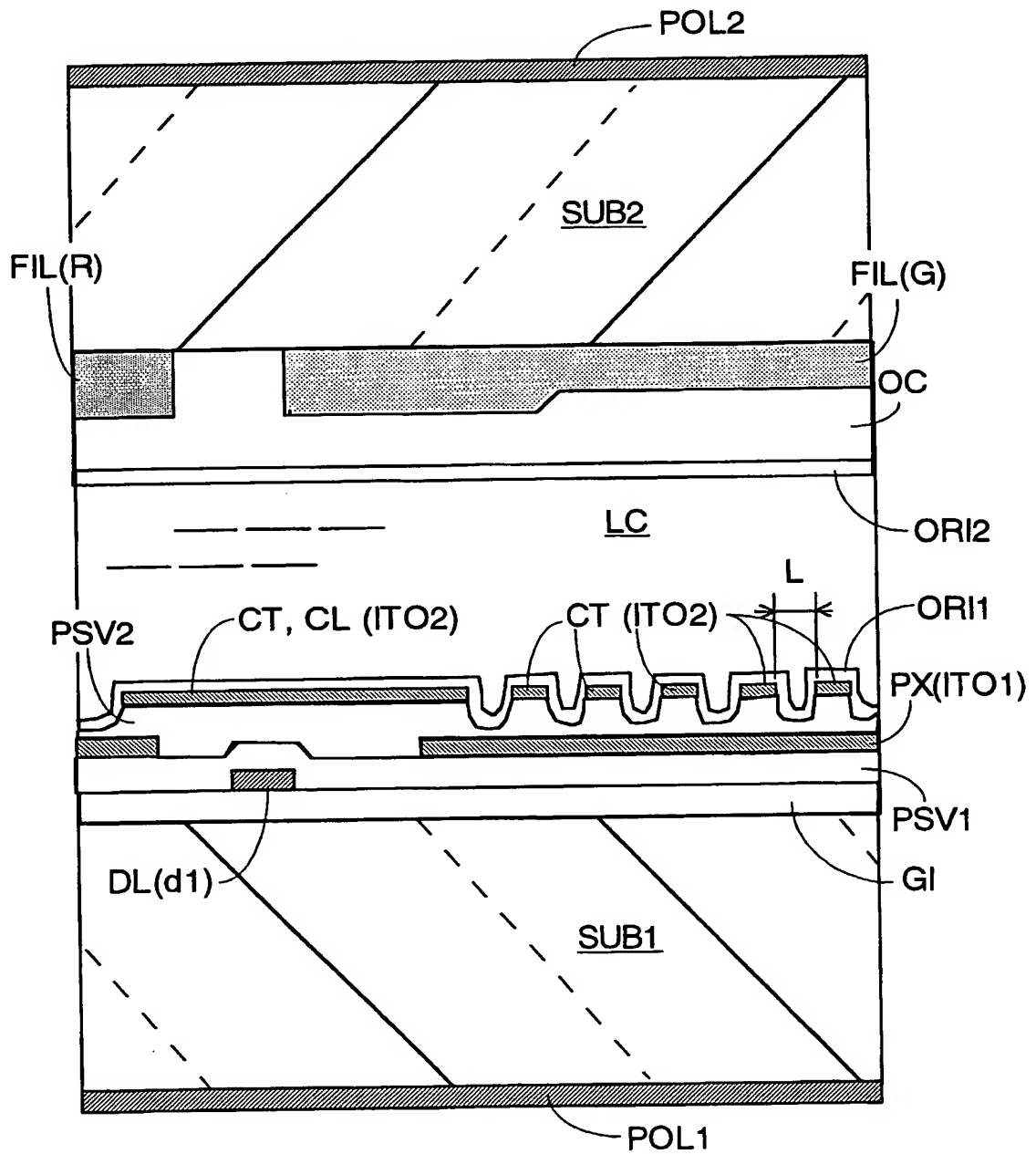


第42図





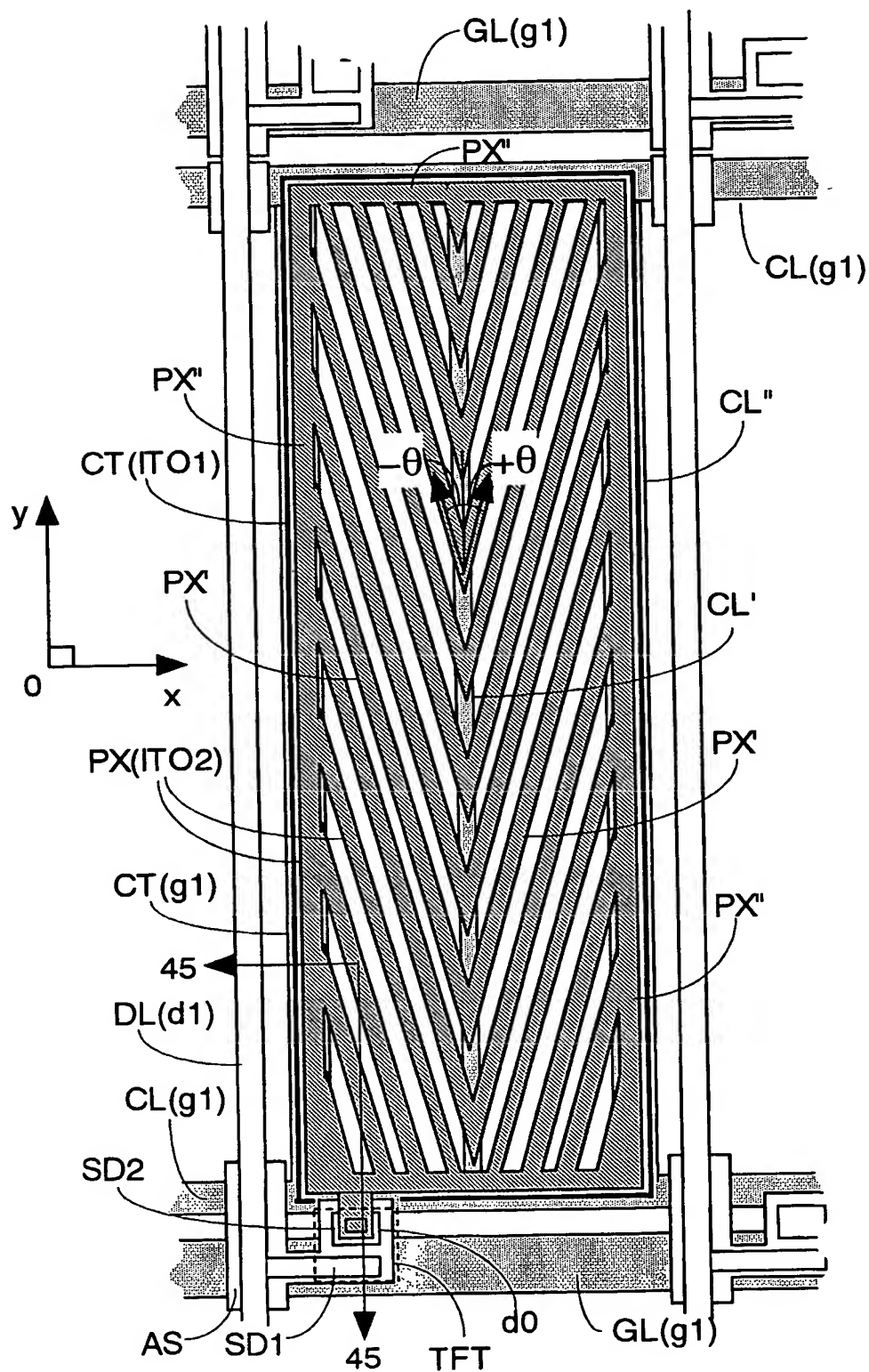
第43図





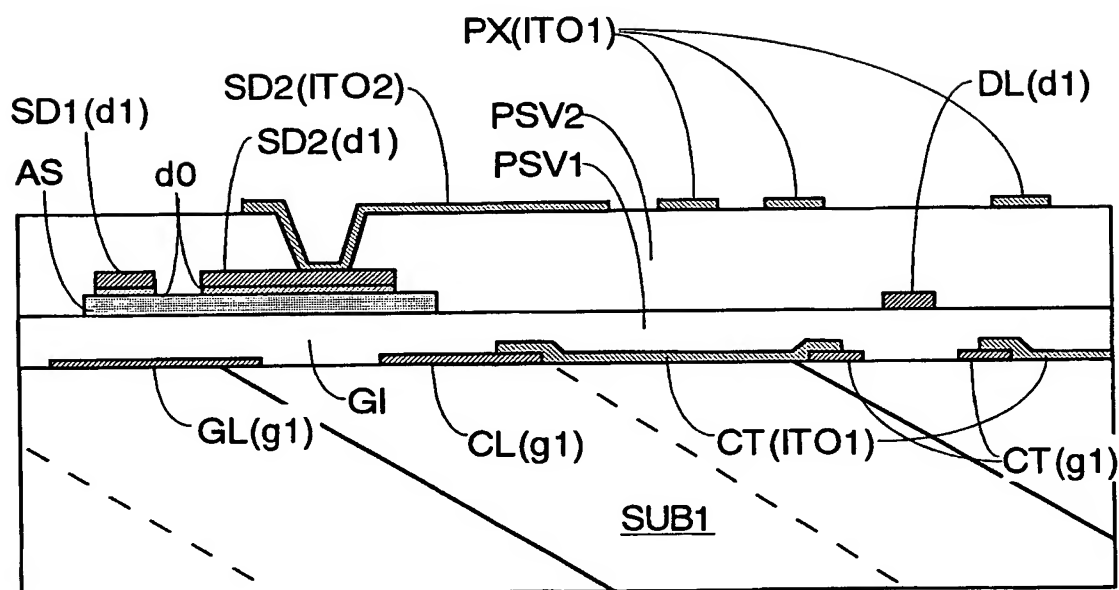


第44図



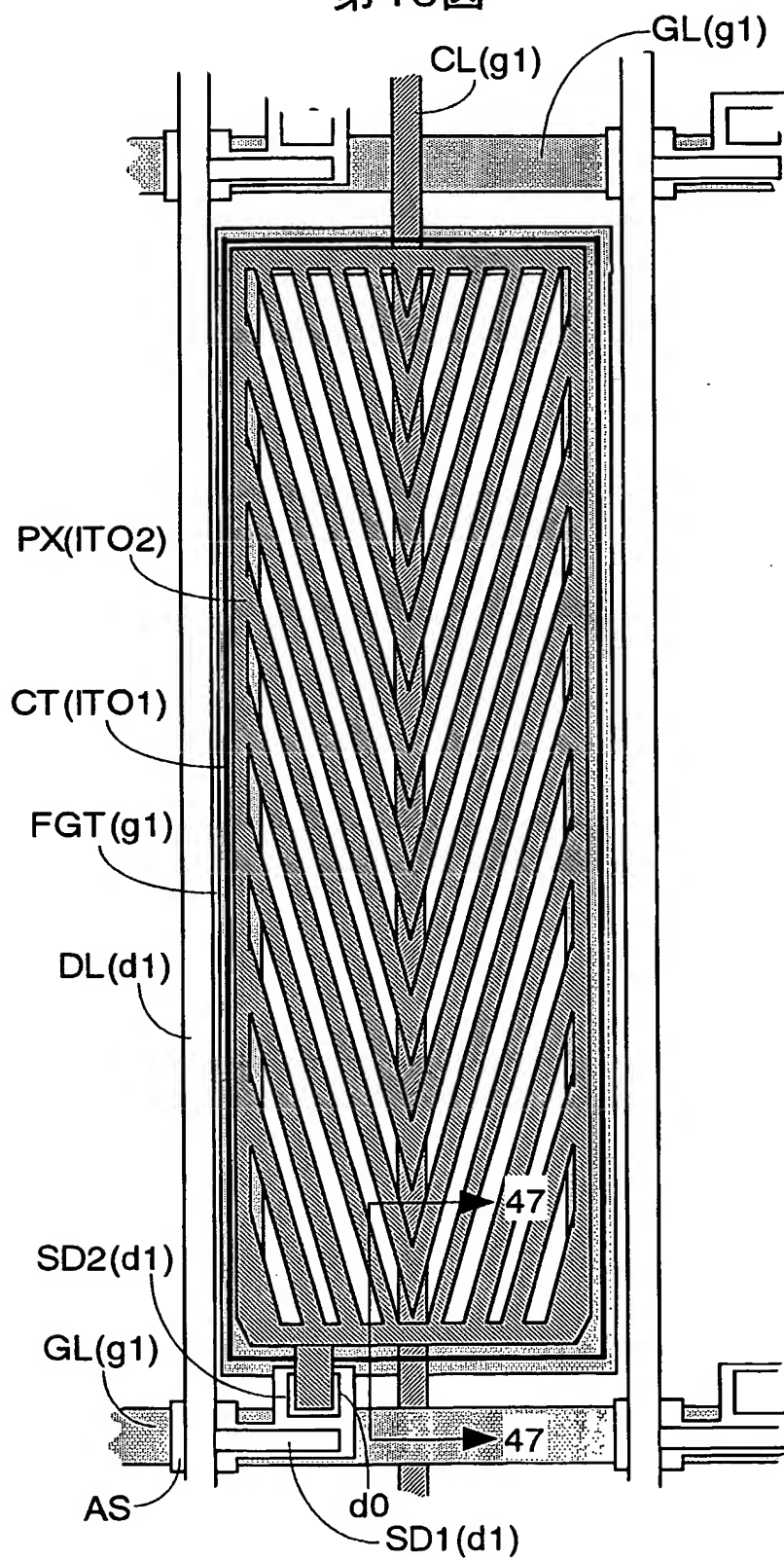


第45図



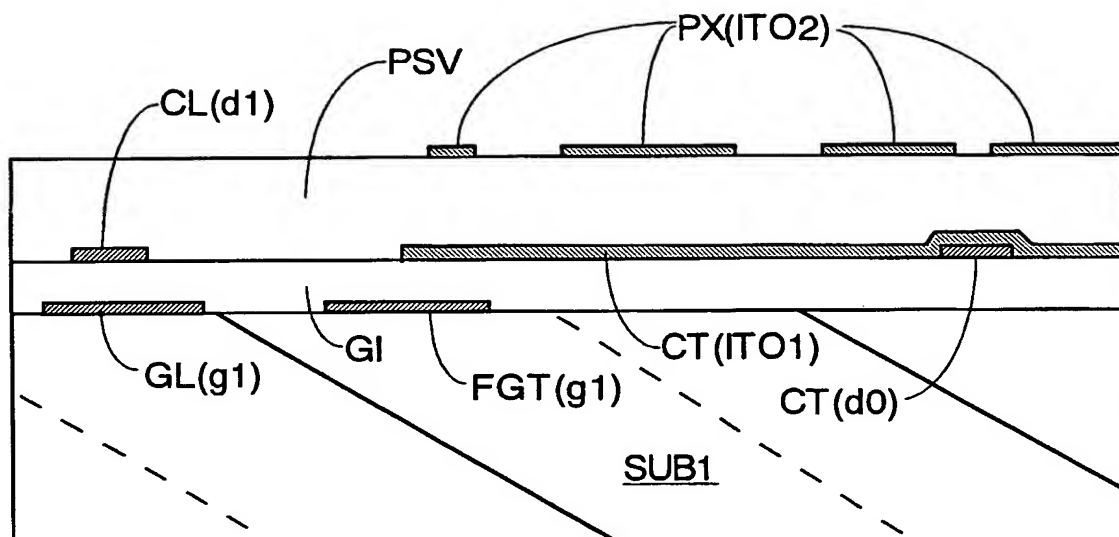


第46図





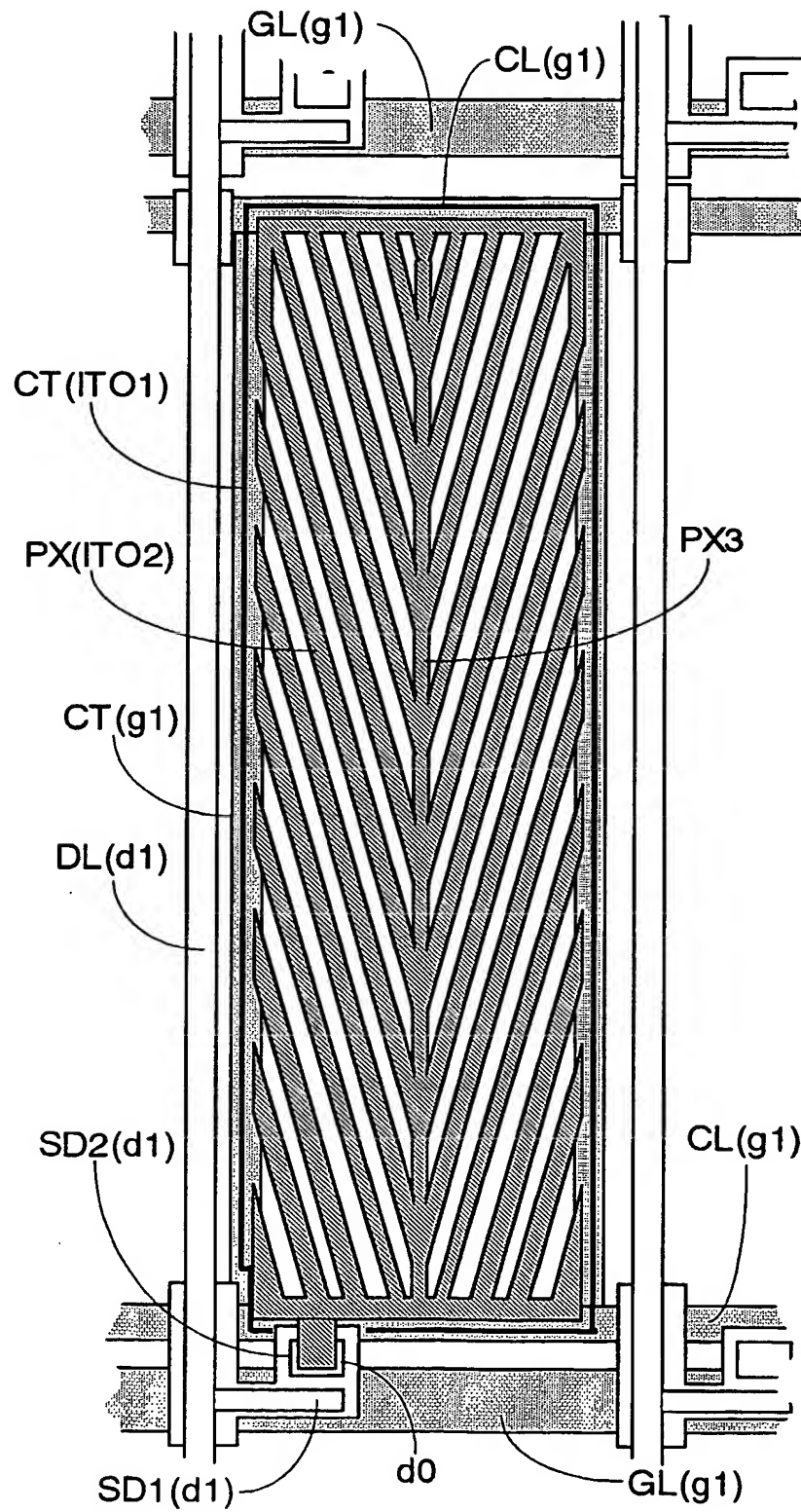
第47図







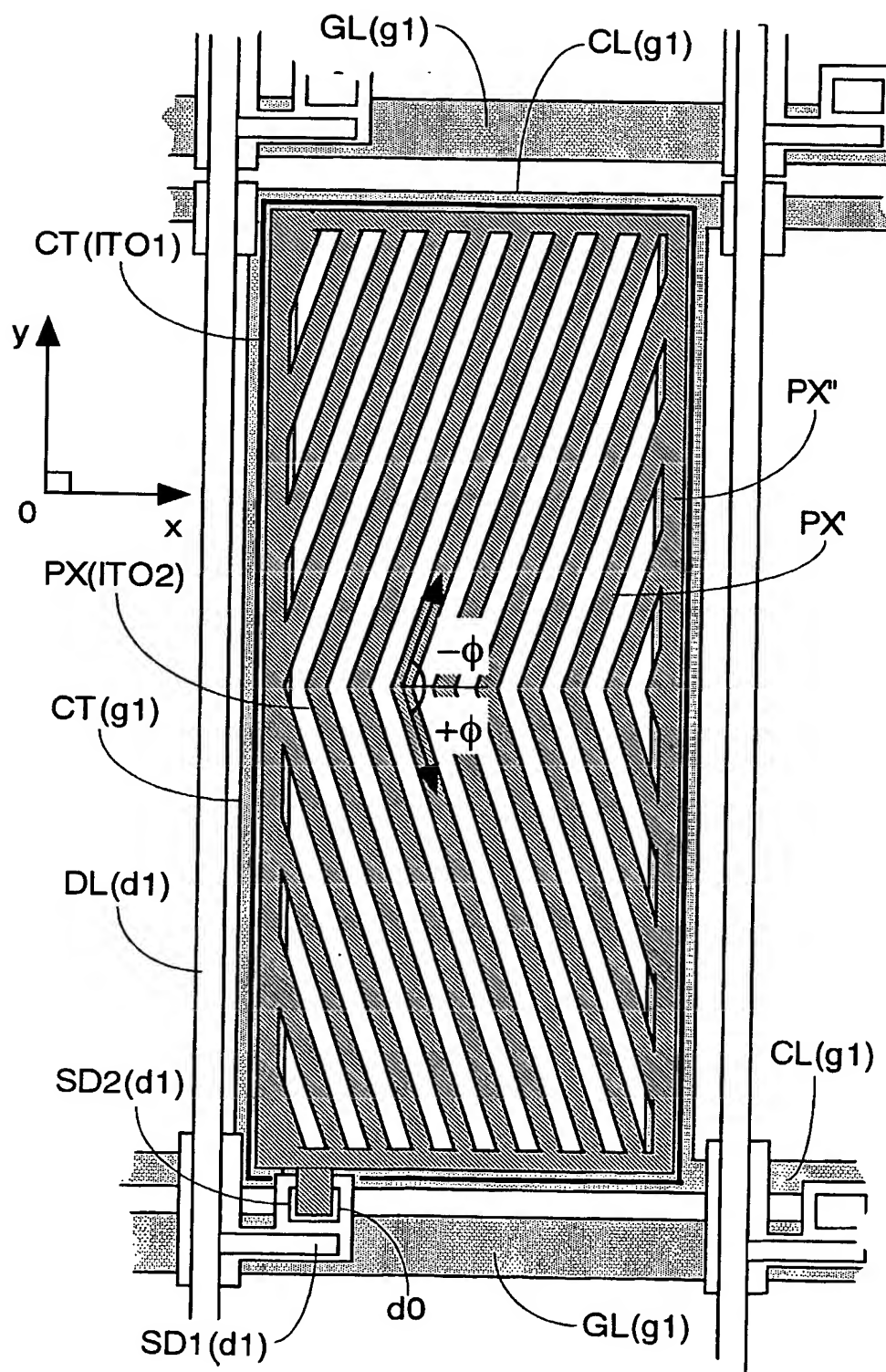
第48図





49 / 50

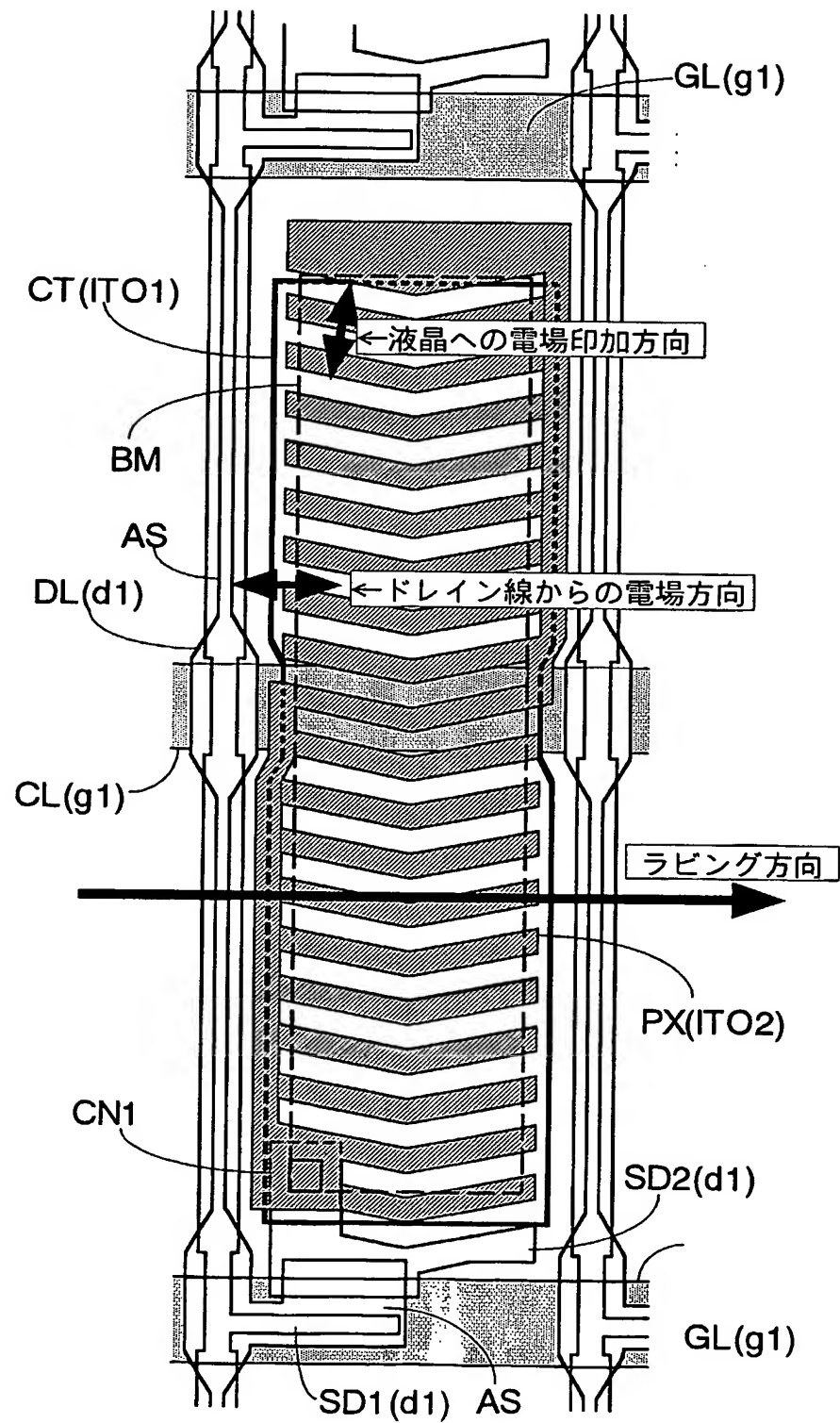
第49図





50/50

第50図





## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06009

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> G02F 1/136  
G02F 1/1343

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G02F 1/136  
G02F 1/1343

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-2000  
Kokai Jitsuyo Shinan Koho 1971-1995

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 10-206866, A (Furontetsuku K.K.), 07 August, 1998 (07.08.98), page 4, left column, line 13 to page 4, right column, line 31; page 7, left column, lines 7 to 18; Figs. 1, 15, 17 (Family: none)	1-6, 16-24, 26-28, 30-42, 44-51, 55
Y	JP, 9-73101, A (Hitachi, Ltd.), 18 March, 1997 (18.03.97), page 3, right column, lines 5 to 21; page 6, right column, line 36 to page 7, left column, line 15; page 11, right column, lines 19 to 25; page 12, left column, lines 16 to 20; Figs. 1, 2, 20 (Family: none)	1-6, 16-24, 26-28, 30-42, 44-51, 55
Y	JP, 9-318972, A (Semiconductor Energy Lab. Co., Ltd.), 12 December, 1997 (12.12.97), page 9, left column, lines 18 to 26; page 10, right column, line 41 to page 11, left column, line 47; Fig. 1, (A) (B) (Family: none)	1-6, 16-24, 26-28, 30-42, 44-51, 55
Y	JP, 10-319436, A (Furontetsuku K.K.), 04 December, 1998 (04.12.98), page 4, left column, line 47 to right column, line 27;	1-5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to
"A" document defining the general state of the art which is not	understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	considered novel or cannot be considered to involve an inventive step when the document is taken alone
"O" document referring to an oral disclosure, use, exhibition or other means	"Y" document of particular relevance; the claimed invention cannot be
"P" document published prior to the international filing date but later than the priority date claimed	considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
	"&" document member of the same patent family

Date of the actual completion of the international search  
14 September, 2000 (14.09.00)

Date of mailing of the international search report  
26 September, 2000 (26.09.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	Figs. 1, 3 (Family: none)	
Y	JP, 7-36058, A (Hitachi, Ltd.), 07 February, 1995 (07.02.95), page 5, left column, line 46 to right column, line 21; Figs. 16, 17, 18 (Family: none)	1-5
X	JP, 4-153623, A (Fuji Xerox Co., Ltd.), 27 May, 1992 (27.05.92), page 2, lower left column, line 1 to lower right column, line 20; Fig. 1 (Family: none)	13,14
Y	JP, 9-311334, A (Oobayashi Seiko K.K.), 02 December, 1997 (02.12.97), page 3, left column, line 45 to right column, line 10; Figs. 3, 4 (Family: none)	18-20,31,44-51 ,55
Y	US, 5745207, A (Matsushita Electric Industrial Co. LTD.), 28 April, 1998 (28.04.98), Column 5, lines 5 to 13; Column 6, lines 1 to 24; Column 7, lines 11 to 27; Figs. 2, 4 & JP, 10-148826, A	31,32,44-51,55
Y	JP, 10-3092, A (Oobayashi Seiko K.K.), 06 January, 1998 (06.01.98), page 5, right column, lines 5 to 28; Figs. 19, 20 (Family: none)	31,32,44-51,55
Y	JP, 11-30784, A (Hitachi, Ltd.), 02 February, 1999 (02.02.99), page 4, left column, line 1 to right column, line 9; Fig. 1 (Family: none)	31,32,44-51,55
Y	JP, 9-258269, A (Hitachi, Ltd.), 03 October, 1997 (03.10.97), page 2, right column, lines 31 to 41; Fig. 1 (Family: none)	31,44-51
Y	JP, 10-268321, A (Toshiba Corporation), 09 October, 1998 (09.10.98), page 5, left column, line 11 to page 6, left column, line 20; Figs. 6, 7, 8 (Family: none)	36-42



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G02F 1/136  
G02F 1/1343

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G02F 1/136  
G02F 1/1343

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-2000年  
日本国公開実用新案公報 1971-1995年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P, 10-206866, A (株式会社フロンテック), 7. 8月. 1998 (07. 08. 98), 第4頁左欄第13行~同頁右欄第31行, 第7頁左欄第7~18行, 第1図, 第15図, 第17図 (ファミリーなし)	1-6, 16 -24, 26 -28, 30 -42, 44 -51, 55
Y	J P, 9-73101, A (株式会社日立製作所), 18. 3月. 1997 (18. 03. 97), 第3頁右欄第5~21行, 第6頁右欄第36行~第7頁左欄第15行, 第11頁右欄第19~25行, 第12頁左欄第16~20行, 第1図, 第2図, 第20図	1-6, 16 -24, 26 -28, 30 -42, 44

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

14. 09. 00

国際調査報告の発送日

26.09.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 公夫

2X

8106

電話番号 03-3581-1101 内線 3293

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
	(ファミリーなし)	— 51, 55
Y	JP, 9-318972, A (株式会社半導体エネルギー研究所), 12. 12月. 1997 (12. 12. 97), 第9頁左欄第18~26行, 第10頁右欄第41行~第11頁左欄第47行, 第1図 (A) (B) (ファミリーなし)	1-6, 16 — 24, 26 — 28, 30 — 42, 44 — 51, 55
Y	JP, 10-319436, A (株式会社フロンテック), 4. 12月. 1998 (04. 12. 98), 第4頁左欄第47~同頁右欄第27行, 第1図, 第3図 (ファミリーなし)	1-5
Y	JP, 7-36058, A (株式会社日立製作所), 7. 2月. 1995 (07. 02. 95), 第5頁左欄第46行~同頁右欄第21行, 第16図, 第17図, 第18図 (ファミリーなし)	1-5
X	JP, 4-153623, A (富士ゼロックス株式会社), 2. 7. 5月. 1992 (27. 05. 92), 第2頁左下欄第1行~同頁右下欄第20行, 第1図 (ファミリーなし)	13, 14
Y	JP, 9-311334, A (大林精工株式会社), 2. 12月. 1997 (02. 12. 97), 第3頁左欄第45行~同頁右欄第10行, 第3図, 第4図 (ファミリーなし)	18-20, 31, 44- 51, 55
Y	US, 5745207, A (Matsushita Electric Industrial Co. LTD.), 28. 4月. 1998 (28. 04. 98), 第5欄第5~13行, 第6欄第1~24行, 第7欄第11~27行, 第2図, 第4図 & JP, 10-148826, A	31, 32, 44-51, 55
Y	JP, 10-3092, A (大林精工株式会社), 6. 1月. 1998 (06. 01. 98), 第5頁右欄第5~28行, 第19図, 第20図 (ファミリーなし)	31, 32, 44-51, 55
Y	JP, 11-30784, A (株式会社日立製作所), 2. 2月. 1999 (02. 02. 99), 第4頁左欄第1行~同頁右欄第9行, 第1図 (ファミリーなし)	31, 32, 44-51, 55
Y	JP, 9-258269, A (株式会社日立製作所), 3. 10月. 1997 (03. 10. 97), 第2頁右欄第31~41行, 第1図 (ファミリーなし)	31, 44- 51
Y	JP, 10-268321, A (株式会社東芝), 9. 10月. 1998 (09. 10. 98), 第5頁左欄第11行~第6頁左欄第20行, 第6図, 第7図, 第8図 (ファミリーなし)	36-42